

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006年4月20日 (20.04.2006)

PCT

(10) 国際公開番号
WO 2006/041041 A1

(51) 国際特許分類:
G01S 7/292 (2006.01) G01S 13/10 (2006.01)

(21) 国際出願番号:
PCT/JP2005/018661

(22) 国際出願日:
2005年10月7日 (07.10.2005)

(25) 国際出願の言語:
日本語

(26) 国際公開の言語:
日本語

(30) 優先権データ:
特願2004-300318
2004年10月14日 (14.10.2004) JP

(71) 出願人(米国を除く全ての指定国について): アンリツ株式会社 (ANRITSU CORPORATION) [JP/JP]; 〒2438555 神奈川県厚木市恩名五丁目1番1号 Kanagawa (JP). 松下電器産業株式会社 (Matsushita Electric Industrial Co., Ltd.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).

(72) 発明者; および
(75) 発明者/出願人(米国についてのみ): 手代木扶 (TESHIROGI, Tasuku) [JP/JP]. 内野政治 (UCHINO, Masaharu) [JP/JP]. 斎藤澄夫 (SAITO, Sumio) [JP/JP]. 江島正憲 (EJIMA, Masanori) [JP/JP].

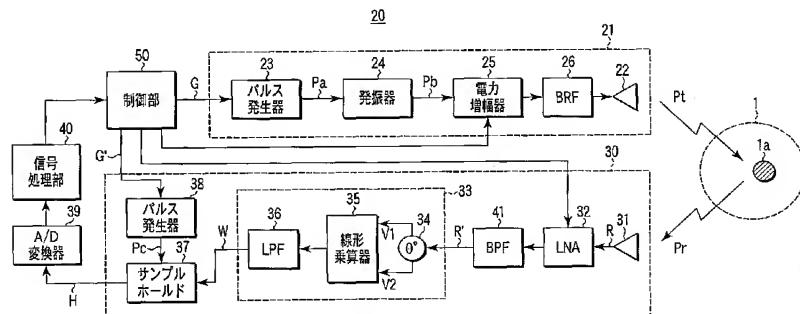
(74) 代理人: 鈴江武彦, 外 (SUZUYE, Takehiko et al.); 〒1000013 東京都千代田区霞が関3丁目7番2号 鈴江特許総合事務所内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

/続葉有/

(54) Title: COMPACT-SIZE, LOW-POWER-CONSUMPTION, SHORT-PULSE RADAR AND ITS CONTROL METHOD

(54) 発明の名称: 小型で且つ消費電力が少ない短パルスレーダー及びその制御方法



50- CONTROL SECTION	39- A/D CONVERTER
23- PULSE GENERATOR	38- PULSE GENERATOR
24- OSCILLATOR	37- SAMPLE AND HOLD
25- POWER AMPLIFIER	35- LINEAR MULTIPLIER
40- SIGNAL PROCESSING SECTION	

(57) Abstract: A transmitting section radiates a short-pulse wave into the space. A receiving section comprises a branch circuit for receiving the reflected short-pulse wave radiated into the space and in-phase branching the signal of the reflected wave into first and second signals and a detecting circuit composed of a linear multiplier linearly multiplying the first and second signals and a lowpass filter for extracting the baseband component from the output signal of the linear multiplier. A signal processing section analyzes an object present in the space on the basis of the output of the signal processing section. A control section performs a predetermined control on at least either the transmitting or receiving section according to the analysis result of the signal processing section.

(57) 要約: 送信部は、短パルス波を空間へ放射する。受信部は、前記送信部によって前記空間に放射された前記短パルス波の反射波を受信し、該反射波の信号を第1及び第2の信号に同相分岐する分岐回路と、前記分岐回路によって同相分岐された前記第1及び第2の信号同士を線形乗算する線形乗算器と、前記線形乗算器からの出力信号からベースバンド成分を抽出する低域通過フィルタとによって構成されている検波回路を有する。信号処理部は、前

/続葉有/

WO 2006/041041 A1



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
— 國際調査報告書

明 細 書

小型で且つ消費電力が少ない短パルスレーダ及びその制御方法 技術分野

[0001] 本発明は短パルスレーダ及びその制御方法に係り、特に、幅の狭いパルス波(短パルス波)を所定周期で空間に放射し、空間にある物体からの反射波を受信して検波し、その検波出力に基づいて空間にある物体の解析を行う短パルスレーダ(short range radars)のうち、特に、車載用レーダ(automotive radars)や視覚障害者の歩行支援用レーダ等のために割り当てられている22～29GHzの準ミリ波帯(UWB:Ultra-wideband)で用いる短パルスレーダを簡易な小型の構成で実現し、且つ、低消費電力化するための技術を採用した短パルスレーダ及びその制御方法に関する。

背景技術

[0002] 従来より知られているパルス波を用いて空間の物体を探査するパルスレーダは、基本的に図14に示すような構成を有している。

[0003] すなわち、この図14に示すパルスレーダ10において、送信部11は、後述する制御部16から所定周期Tgで出力されるトリガ信号Gを受けると、該トリガ信号Gに同期した所定幅及び所定のキャリア周波数を有するパルス波Ptを生成して送信アンテナ11aを介して空間へ放射する。

[0004] このパルス波Ptは空間1にある物体1aによって反射され、その反射波Prが、受信部12の受信アンテナ12aで受信された後、検波回路13によって検波される。

[0005] 信号処理部15は、例えば、送信部11からパルス波が送出されたタイミングを基準タイミングとして、受信部12から検波出力Dが出力されるタイミングや、その出力波形に基づいて、空間1に存在する物体1aの解析を行う。

[0006] 制御部16は、信号処理部15の処理結果等に基づいて、送信部11及び受信部12に対する各種の制御を行う。

[0007] なお、このようなパルスレーダ10の基本的な構成は、次の特許文献1、2に開示されている。

特許文献1:特開平7-012921号公報

特許文献2:特開平8-313619号公報 このような基本構成を有するパルスレーダのうち、近年実用化されつつある車載用レーダとしては、次のような二つのタイプのパルスレーダが考えられている。

- [0008] 第1のタイプのパルスレーダは、ミリ波帯(77GHz)を用い、高出力で、遠距離の狭い角度範囲を探査して、自動車の衝突防止や走行制御等の高速走行時の支援を目的として開発が進められている。
- [0009] 第2のタイプのパルスレーダは、準ミリ波(22~29GHz)を用い、低出力で近距離の広い角度範囲を探査し、自動車の死角補助、車庫入れ補助等、低速走行時の支援を目的として開発が進められている。
- [0010] この第2のタイプのパルスレーダに用いられる準ミリ波帯は、一般に、UWB(Ultra-wideband)と呼ばれ、車載用レーダだけでなく、医療用レーダ、視覚障害者の歩行支援用レーダや近距離通信システム等にも使用されている。
- [0011] UWBは広帯域であるので、レーダシステムにおいては、幅1ns以下の短パルスを用いることができ、距離分解能が高い短パルスレーダを実現可能とすることが期待されている。

発明の開示

- [0012] しかしながら、実際に、このUWBを用いた距離分解能が高い短パルスレーダを実現するためには、後述するような解決すべき種々の問題がある。
- [0013] その重要な問題の一つは、車載用レーダとして各種車両への組み込みや、視覚障害者の歩行支援用レーダとして携帯利用などの点で、小型で低消費電力が要求されるが、従来のパルスレーダではその要求に十分応えられないという点である。
- [0014] すなわち、従来のパルスレーダの受信部12には位相情報が得られる点等から、検波回路13として、直交型の検波回路が用いられている。
- [0015] この直交型の検波回路13は、図15に示すように、入力信号Sを0° 分配器13aによって同相分岐して2つのミキサ13b、13cにそれぞれ入力する。
- [0016] ここで、2つのミキサ13b、13cには、ローカル信号Lが90° 分配器13dによって互いに90度位相差のある信号に分けてそれぞれ入力される。

[0017] そして、2つのミキサ13b、13cは、互いに90度位相差のある信号に分けられたローカル信号Lを入力信号Sと混合する。

[0018] なお、ローカル信号Lは、例えば、図14の送信部11からのパルス波(送信波)の一部を分岐して用いられる。

[0019] そして、2つのフィルタ13e、13fは、2つのミキサ13b、13cからの各出力成分からベースバンド成分I、Qをそれぞれ抽出する。

[0020] このベースバンド成分I、Qに対する演算処理を、例えば、図示しないサンプルホールド回路やA／D変換器等を介した後で、図14の信号処理部15で行うことにより、入力信号S、すなわち、図14の物体1aからの反射波Prの強度、位相を把握することができる。

[0021] しかるに、このような直交型の検波回路13では、2つのミキサ13b、13cが必要になるばかりでなく、その後に続く回路、例えば、サンプルホールド回路やA／D変換器等も2系統必要となり、パルスレーダとしての装置構成が複雑化しコスト高になるという問題がある。

[0022] さらに、直交型の検波回路13では、2つのミキサ13b、13cに十分な電力のローカル信号を供給する必要があり、そのための増幅器等が必要となり、パルスレーダとしての装置構成全体が複雑化し、消費電力が大きくなるという問題がある。

[0023] また、準ミリ波帯における90° 分配器13dは、分布定数型で損失の少ない円環状のラットレス型が適当である。

[0024] しかるに、このラットレス型構造の90° 分配器13dはIC回路とのハイブリッド化が困難で回路構成が大型化してしまうという問題がある。

[0025] また、直交型の検波回路13で使用するローカル信号Lの周波数は受信周波数そのものであり、しかも、上記したように高レベルであるので、そのリーク成分が回り込んで受信されないように、厳重なシールドが必要となり、装置の小型化が困難となるという問題がある。

[0026] 一方、上記のように構成が複雑で電力消費が大きくなる直交型の検波回路を用いずに、パワー測定等で使用されているダイオードによるピーク検波回路を用いることも考えられる。

[0027] しかるに、ダイオードによるピーク検波回路では、原理的に応答速度が低く、上記のような1ns以下の幅の短パルスの受信信号を検波することはできない。

[0028] また、物体1aとしてのターゲットが金属板などのような高い反射率を有する場合には、送信パルス波形と、ターゲットで反射して戻ってきた受信波形とが類似している。

[0029] この場合、前記したように送信波を分岐してローカル信号として用いる直交型の検波回路13を検波回路として採用すれば、信号処理部15で検波出力の相関をとることにより高い感度でターゲットを検出することができる。

[0030] しかるに、人体などのように分散性をもつターゲットについては、直交型の検波回路13を検波回路として採用したとしても、受信パルスは長く尾を引き、波形も送信パルスのそれとは相違するため、相関出力が小さくなり、レーダとしての検知能力が低下するという問題がある。

[0031] そこで、本発明は、以上のような従来技術による問題点を解決するためになされたものであり、UWBで使用可能な小型で且つ消費電力が少ない短パルスレーダ及びその制御方法を提供することを目的としている。

[0032] 上記目的を達成するために、本発明の第1の態様によると、
短パルス波(Pt)を空間(1)へ放射する送信部(21)と、
前記送信部(21)によって前記空間(1)に放射された前記短パルス波(Pt)の反射波(Pr)を受信し、該反射波(Pr)の信号(R')を第1及び第2の信号(V1, V2)に同相分岐する分岐回路(34)と、前記分岐回路(34)によって同相分岐された前記第1及び第2の信号(V1, V2)同士を線形乗算する線形乗算器(35)と、前記線形乗算器(35)からの出力信号からベースバンド成分を抽出する低域通過フィルタ(36)によって構成されている検波回路(33)を有する受信部(30)と、
前記受信部(30)からの出力に基づいて、前記空間(1)に存在する物体(1a)の解析処理を行う信号処理部(40)と、
前記信号処理部(40)からの解析結果に基づいて、前記送信部(21)及び前記受信部(30)の少なくとも一方に対して所定の制御を行う制御部(50)と、
を具備する短パルスレーダが提供される。

[0033] また、上記目的を達成するために、本発明の第2の態様によると、

前記検波回路(33)の前記線形乗算器(35)がギルバートミキサで構成されていることを特徴とする第1の態様に従う短パルスレーダが提供される。

[0034] また、上記目的を達成するために、本発明の第3の態様によると、前記受信部(30)は、前記検波回路(33)の出力信号に対する積分を行い、その積分結果を保持出力するサンプルホールド回路(37)を有していることを特徴とする第1の態様に従う短パルスレーダが提供される。

[0035] また、上記目的を達成するために、本発明の第4の態様によると、前記制御部(50)が、前記サンプルホールド回路(37)の積分開始タイミング及び積分時間を前記信号処理部(40)からの処理結果に基づいて可変制御することを特徴とする第3の態様に従う短パルスレーダが提供される。

[0036] また、上記目的を達成するために、本発明の第5の態様によると、前記サンプルホールド回路(37)として複数のサンプルホールド回路(37A, 37B, 37C, 37D)が設けられ、前記複数のサンプルホールド回路(37A, 37B, 37C, 37D)が、前記検波回路(33)からの出力信号に対して、それぞれ、異なる期間において積分を行うことを特徴とする第3の態様に従う短パルスレーダが提供される。

[0037] また、上記目的を達成するために、本発明の第6の態様によると、前記送信部(21)には、前記短パルス波(Pt)を増幅する電力増幅器(25)が設けられていると共に、前記受信部(30)には、前記反射波(Pr)の信号(R)を増幅する低雑音増幅器(32)が設けられており、前記制御部(50)は、前記前記受信部(30)において、前記検波回路(33)に入力される前記反射波(Pr)の信号(R')のレベルが前記線形乗算器(35)の線形動作範囲内となるように、前記送信部(21)に設けられる前記電力増幅器(25)と前記受信部(30)に設けられる前記低雑音増幅器(32)との少なくとも一方の利得を制御することを特徴とする第1の態様に従う短パルスレーダが提供される。

[0038] また、上記目的を達成するために、本発明の第7の態様によると、前記送信部(21)には、所定幅のパルス信号(Pa)を発生するパルス発生器(23)と

、該パルス発生器(23)からの前記パルス信号(Pa)が入力されている期間だけ発振動作して前記短パルス波(Pt)としての出力信号(Pb)を出力し、前記パルス信号(Pa)が入力されていない期間は発振動作を停止する発振器(24)とが設けられていることを特徴とする第1の態様に従う短パルスレーダが提供される。

[0039] また、上記目的を達成するために、本発明の第8の態様によると、

前記制御部(50)は、前記送信部(21)が前記短パルス波(Pt)を前記空間(1)に放射してから次の短パルス波(Pt)を前記空間(1)放射するまでの期間内に、前記送信部(21)への電源供給を停止させることを特徴とする第1の態様に従う短パルスレーダが提供される。

[0040] また、上記目的を達成するために、本発明の第9の態様によると、

前記制御部(50)は、前記送信部(21)が前記短パルス波(Pt)を前記空間(1)に放射してから次の短パルス波(Pt)を前記空間(1)に放射するまでの期間内で、且つ、前記空間(1)に放射された短パルス波(Pt)についての反射波(Pr)が前記受信部(30)によって受信されるまでの期間を除く期間に、前記受信部(30)への電源供給を停止させることを特徴とする第1の態様に従う短パルスレーダが提供される。

[0041] また、上記目的を達成するために、本発明の第10の態様によると、

前記受信部(30)として、前記反射波(Pr)をそれぞれ受信するために互いに所定の距離を有して離間させた状態で設けられている第1及び第2の受信アンテナ(31A, 31B)を各別に有する第1及び第2の受信部(30A, 30B)が設けられており、

前記信号処理部(40)は、前記第1及び第2の受信部(30A, 30B)からの出力信号に基づいて、前記空間(1)に存在する物体(1a)の方向を解析することを特徴とする第1の態様に従う短パルスレーダが提供される。

[0042] また、上記目的を達成するために、本発明の第11の態様によると、

前記検波回路(33)の前記線形乗算器(35)として用いられる前記ギルバートミキサは、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第1及び第2のトランジスタ(Q1, Q2)を備え、前記第1及び第2のトランジスタ(Q1, Q2)の前記エミッタ共通電流通路が定電流源(I1)に接続されている第1の差動増

幅器と(35a)、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第3及び第4のトランジスタ(Q3, Q4)を備え、前記第1の差動増幅器(35a)の第1のトランジスタ(Q1)のコレクタ出力端に前記第3及び第4のトランジスタ(Q3, Q4)の前記エミッタ共通電流通路が接続されている第2の差動増幅器(35b)と、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第5及び第6のトランジスタ(Q5, Q6)を備え、前記第5のトランジスタ(Q5)のベース入力端が前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)のベース入力端と共に接続されると共に、前記第1の差動増幅器(35a)の前記第2のトランジスタ(Q2)のコレクタ出力端に前記第5及び第6のトランジスタ(Q5, Q6)の前記エミッタ共通電流通路が接続されている第3の差動増幅器(35c)と、

それぞれ、前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)のコレクタ出力端と前記第3の差動増幅器(35c)の前記第5のトランジスタ(Q5)のコレクタ出力端とに共通に接続されている第1の負荷抵抗(R3)及び第1の出力端(OUT1)と、

それぞれ、前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)のコレクタ出力端と前記第3の差動増幅器(35c)の前記第6のトランジスタ(Q6)のコレクタ出力端とに共通に接続されている第2の負荷抵抗(R4)及び第2の出力端(OUT2)と、

前記分岐回路(34)によって同相分岐された前記第1の信号(V1)を伝達する第1の一組の線路(+, -)とアースラインとの間に、それぞれ、直列に接続された第1及び第2のコイル(L1, L2)と第1の抵抗(R9)とからなる第1のローパスフィルタ(LPF1)及び第3及び第4のコイル(L3, L4)と第2の抵抗(R10)とからなる第2のローパスフィルタ(LPF2)と、

前記分岐回路(34)によって同相分岐された前記第2の信号(V2)を伝達する第2の一組の線路(+, -)とアースラインとの間に、それぞれ、直列に接続された第5及び第6のコイル(L5, L6)と第3の抵抗(R11)とからなる第3のローパスフィルタ(LPF3)及び第7及び第8のコイル(L7, L8)と第4の抵抗(R12)とからなる第4のローパスフィルタ(LPF4)と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第7及び第8のトランジス

タ(Q7, Q8)を備え、前記第1及び第2のローパスフィルタ(LPF1, LPF2)の各出力端としての前記第1及び第2のコイル(L1, L2)及び前記第3及び第4のコイル(L3, L4)の各接続中点に前記第7及び第8のトランジスタ(Q7, Q8)の各ベース入力端が接続される第1及び第2のエミッタフォロワ回路(EF1, EF2)と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第9及び第10のトランジスタ(Q9, Q10)を備え、前記第3及び第4のローパスフィルタ(LPF3, LPF4)の各出力端としての前記第5及び第6のコイル(L5, L6)及び前記第7及び第8のコイル(L7, L8)の各接続中点に前記第9及び第10のトランジスタ(Q9, Q10)の各ベース入力端が接続される第3及び第4のエミッタフォロワ回路(EF3, EF4)と、

それぞれ、前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)及び前記第3の差動増幅器(35c)の第5のトランジスタ(Q5)との共通コレクタ出力端と、前記第1の負荷抵抗(R3)との間に接続される第9のコイル(L9)及び前記第1の出力端(OUT1)との間に接続される第10のコイル(L10)と前記第1の負荷抵抗(R3)により構成される第5のローパスフィルタ(LPF5)と、

それぞれ、前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)及び前記第3の差動増幅器(35c)の第6のトランジスタ(Q6)との共通コレクタ出力端と、前記第2の負荷抵抗(R4)との間に接続される第11のコイル(L11)及び前記第2の出力端(OUT2)との間に接続される第12のコイル(L12)と前記第2の負荷抵抗(R4)により構成される第6のローパスフィルタ(LPF6)とを具備し、

前記第1の差動増幅器(35a)の前記第1及び第2のトランジスタ(Q1, Q2)の各ベース入力端が、それぞれ、前記第1及び第2のエミッタフォロワ回路(EF1, EF2)の各出力端に接続されていることにより、前記分岐回路(34)によって同相分岐された前記第1の信号(V1)が前記第1の差動増幅器(35a)に入力されると共に、

前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)及び前記第3の差動増幅器(35c)の前記第6のトランジスタ(Q6)の各ベース入力端が、それぞれ、前記第3及び第4のエミッタフォロワ回路(EF3, EF4)の各出力端に接続されていることにより、前記分岐回路(34)によって同相分岐された前記第2の信号(V2)が前記第2及び第3の差動増幅器(35b, 35c)に入力されることにより、

前記第1及び第2の出力端(OUT1, OUT2)の少なくとも一方から前記第1及び第2の信号(V1, V2)の線形乗算出力を導出可能となされていることを特徴とする第2の態様に従う短パルスレーダが提供される。

[0043] 上記目的を達成するために、本発明の第12の態様によると、
送信部(21)、受信部(30)及び線形乗算器(35)を準備するステップと、
前記送信部(21)によって短パルス波(Pt)を空間(1)へ放射するステップと、
前記空間(1)に放射された前記短パルス波(Pt)の反射波(Pr)を前記受信部(30)によって受信し、該反射波(Pr)の信号(R')を第1及び第2の信号(V1, V2)に同相分岐するステップと、
前記第1及び第2の信号(V1, V2)同士を前記線形乗算器(35)によって線形乗算して線形乗算信号を出力するステップと、
前記線形乗算出力信号からベースバンド成分を抽出するステップと、
前記ベースバンド成分に基づいて、前記空間(1a)に存在する物体(1a)の解析処理を行うステップと、
前記解析処理の結果に基づいて、前記送信部(21)及び受信部(30)の少なくも一方に対して所定の制御を行うステップと、
を具備する短パルスレーダの制御方法が提供される。

[0044] また、上記目的を達成するために、本発明の第13の態様によると、
前記線形乗算信号を出力するステップは、
前記線形乗算器(35)としてギルバートミキサを用いて前記線形乗算信号を出力するための線形乗算を行うステップを備えていることを特徴とする第12の態様に従う短パルスレーダの制御方法が提供される。

[0045] また、上記目的を達成するために、本発明の第14の態様によると、
前記解析処理を行うステップの前で、前記ベースバンド成分に対する積分を行うと共に、その積分結果を保持出力するステップをさらに具備していることを特徴とする第12の態様に従う短パルスレーダの制御方法が提供される。

[0046] また、上記目的を達成するために、本発明の第15の態様によると、
前記ベースバンド成分に対する積分を行うステップは、

前記ベースバンド成分に対する積分の開始タイミング及び積分時間を前記解析処理の結果に基づいて可変制御するステップを備えていることを特徴とする第14の態様に従う短パルスレーダの制御方法が提供される。

[0047] また、上記目的を達成するために、本発明の第16の態様によると、

前記ベースバンド成分に対する積分を行うステップは、

複数のサンプルホールド回路(37)を用いて前記ベースバンド成分に対して、それぞれ、異なる複数の期間において積分を行うステップを備えていることを特徴とする第14の態様に従う短パルスレーダの制御方法が提供される。

[0048] また、上記目的を達成するために、本発明の第17の態様によると、

前記送信部(21)には、前記短パルス波(Pt)を増幅する電力増幅器(25)が設けられていると共に、

前記受信部(30)には、前記反射波(Pr)の信号(R)を増幅する低雑音増幅器(32)が設けられており、

前記所定の制御を行うステップは、

前記受信部(30)において、前記反射波(Pr)の信号(R')のレベルが前記線形乗算器(35)の線形動作範囲内となるように、前記送信部(21)に設けられている前記電力増幅器(25)と前記受信部(30)に設けられている前記低雑音増幅器(32)との少なくとも一方の利得を制御するステップを備えていることを特徴とする第12の態様に従う短パルスレーダの制御方法が提供される。

[0049] また、上記目的を達成するために、本発明の第18の態様によると、

前記送信部(21)によって前記短パルス波(Pt)を前記空間(1)へ放射するステップは、

所定幅のパルス信号(Pa)を発生するステップと、

前記パルス信号(Pa)が入力されている期間だけ発振動作して前記短パルス波(Pt)としての出力信号(Pb)を出力するステップと、

前記パルス信号(Pa)が入力されていない期間は発振動作を停止して前記短パルス波(Pt)としての出力信号(Pb)を出力しないようにするステップとを備えていることを特徴とする第12の態様に従う短パルスレーダの制御方法が提供される。

[0050] また、上記目的を達成するために、本発明の第19の態様によると、
前記所定の制御を行うステップは、
前記送信部(21)が前記短パルス波(Pt)を前記空間(1)に放射してから次の短パ
ルス波(Pt)を前記空間(1)に放射するまでの期間内に、前記送信部(21)への電源
供給を停止させるステップを備えていることを特徴とする第12の態様に従う短パルス
レーダの制御方法が提供される。

[0051] また、上記目的を達成するために、本発明の第20の態様によると、
前記所定の制御を行うステップは、
前記送信部(21)が前記短パルス波(Pt)を前記空間(1)に放射してから次の短パ
ルス波(Pt)を前記空間(1)に放射するまでの期間内で、且つ、前記空間(1)に放射
された短パルス波(Pt)についての反射波(Pr)が前記受信部(30)によって受信され
るまでの期間を除く期間に、前記受信部(30)への電源供給を停止させるステップを
備えていることを特徴とする第12の態様に従う短パルスレーダの制御方法が提供さ
れる。

[0052] また、上記目的を達成するために、本発明の第21の態様によると、
前記受信部(30)として、前記反射波(Pr)をそれぞれ受信するために互いに所定
の距離を有して離間させた状態で設けられている第1及び第2の受信アンテナ(31A
, 31B)を各別に有する第1及び第2の受信部(30A, 30B)が設けられており、
前記解析処理を行うステップは、
前記第1及び第2の受信部(30A, 30B)からの出力信号に基づいて、前記空間(1)
に存在する物体(1a)の方向を解析するステップを備えていることを特徴とする第1
2の態様に従う短パルスレーダの制御方法が提供される。

[0053] また、上記目的を達成するために、本発明の第22の態様によると、
前記線形乗算信号を出力するステップにおいて、前記線形乗算器(35)として用い
られる前記ギルバートミキサは、
それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有す
る第1及び第2のトランジスタ(Q1, Q2)を備え、前記第1及び第2のトランジスタ(Q1
, Q2)の前記エミッタ共通電流通路が定電流源(I1)に接続されている第1の差動増

幅器と(35a)、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第3及び第4のトランジスタ(Q3, Q4)を備え、前記第1の差動増幅器(35a)の第1のトランジスタ(Q1)のコレクタ出力端に前記第3及び第4のトランジスタ(Q3, Q4)の前記エミッタ共通電流通路が接続されている第2の差動増幅器(35b)と、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第5及び第6のトランジスタ(Q5, Q6)を備え、前記第5のトランジスタ(Q5)のベース入力端が前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)のベース入力端と共に接続されると共に、前記第1の差動増幅器(35a)の前記第2のトランジスタ(Q2)のコレクタ出力端に前記第5及び第6のトランジスタ(Q5, Q6)の前記エミッタ共通電流通路が接続されている第3の差動増幅器(35c)と、

それぞれ、前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)のコレクタ出力端と前記第3の差動増幅器(35c)の前記第5のトランジスタ(Q5)のコレクタ出力端とに共通に接続されている第1の負荷抵抗(R3)及び第1の出力端(OUT1)と、

それぞれ、前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)のコレクタ出力端と前記第3の差動増幅器(35c)の前記第6のトランジスタ(Q6)のコレクタ出力端とに共通に接続されている第2の負荷抵抗(R4)及び第2の出力端(OUT2)と、

前記分岐回路(34)によって同相分岐された前記第1の信号(V1)を伝達する第1の一組の線路(+, -)とアースラインとの間に、それぞれ、直列に接続された第1及び第2のコイル(L1, L2)と第1の抵抗(R9)とからなる第1のローパスフィルタ(LPF1)及び第3及び第4のコイル(L3, L4)と第2の抵抗(R10)とからなる第2のローパスフィルタ(LPF2)と、

前記分岐回路(34)によって同相分岐された前記第2の信号(V2)を伝達する第2の一組の線路(+, -)とアースラインとの間に、それぞれ、直列に接続された第5及び第6のコイル(L5, L6)と第3の抵抗(R11)とからなる第3のローパスフィルタ(LPF3)及び第7及び第8のコイル(L7, L8)と第4の抵抗(R12)とからなる第4のローパスフィルタ(LPF4)と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第7及び第8のトランジス

タ(Q7, Q8)を備え、前記第1及び第2のローパスフィルタ(LPF1, LPF2)の各出力端としての前記第1及び第2のコイル(L1, L2)及び前記第3及び第4のコイル(L3, L4)の各接続中点に前記第7及び第8のトランジスタ(Q7, Q8)の各ベース入力端が接続される第1及び第2のエミッタフォロワ回路(EF1, EF2)と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第9及び第10のトランジスタ(Q9, Q10)を備え、前記第3及び第4のローパスフィルタ(LPF3, LPF4)の各出力端としての前記第5及び第6のコイル(L5, L6)及び前記第7及び第8のコイル(L7, L8)の各接続中点に前記第9及び第10のトランジスタ(Q9, Q10)の各ベース入力端が接続される第3及び第4のエミッタフォロワ回路(EF3, EF4)と、

それぞれ、前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)及び前記第3の差動増幅器(35c)の第5のトランジスタ(Q5)との共通コレクタ出力端と、前記第1の負荷抵抗(R3)との間に接続される第9のコイル(L9)及び前記第1の出力端(OUT1)との間に接続される第10のコイル(L10)と前記第1の負荷抵抗(R3)により構成される第5のローパスフィルタ(LPF5)と、

それぞれ、前記第2の差動増幅器(35b)の前記第4のトランジスタ(Q4)及び前記第3の差動増幅器(35c)の第6のトランジスタ(Q6)との共通コレクタ出力端と、前記第2の負荷抵抗(R4)との間に接続される第11のコイル(L11)及び前記第2の出力端(OUT2)との間に接続される第12のコイル(L12)と前記第2の負荷抵抗(R4)により構成される第6のローパスフィルタ(LPF6)とを具備し、

前記第1の差動増幅器(35a)の前記第1及び第2のトランジスタ(Q1, Q2)の各ベース入力端が、それぞれ、前記第1及び第2のエミッタフォロワ回路(EF1, EF2)の各出力端に接続されていることにより、前記分岐回路(34)によって同相分岐された前記第1の信号(V1)が前記第1の差動増幅器(35a)に入力されると共に、

前記第2の差動増幅器(35b)の前記第3のトランジスタ(Q3)及び前記第3の差動増幅器(35c)の前記第6のトランジスタ(Q6)の各ベース入力端が、それぞれ、前記第3及び第4のエミッタフォロワ回路(EF3, EF4)の各出力端に接続されていることにより、前記分岐回路(34)によって同相分岐された前記第2の信号(V2)が前記第2及び第3の差動増幅器(35b, 35c)に入力されることにより、

前記第1及び第2の出力端(OUT1, OUT2)の少なくとも一方から前記第1及び第2の信号(V1, V2)の線形乗算出力を導出可能となされていることを特徴とする第13の態様に従う短パルスレーダの制御方法が提供される。

[0054] 以上のような構成により、本発明の短パルスレーダ及びその制御方法によると、検波回路は、受信した反射波信号を分岐回路で同相分岐した信号同士を線形乗算器で乗算してその自乗成分を求め、その自乗成分からフィルタによってベースバンド成分を抽出することによって反射波信号を検波するようにしているので、検波のためのローカル信号が不要となり、それだけ構成が簡単化され、小型で且つ電力消費の少ない短パルスレーダの実現に寄与することができる。

[0055] また、本発明の短パルスレーダ及びその制御方法は、従来のような相関処理とは異なり、受信波の電力を積分する方式であるので、人体等のように送信パルスと受信パルスの波形が大きく異なる、所謂分散性の大きいターゲットの検出に適している。

[0056] さらに、本発明の短パルスレーダ及びその制御方法では、送信部において、パルスが入力されている期間のみ発振動作をして短パルス波を送信波として出力する発振器を用いることにより、残留キャリアを発生させないようにしている。

[0057] 反射波信号を検波する際に、従来の直交検波方式では、ローカル信号が断続する際の過渡応答により特性が不安定となる等の問題が生じるが、本発明では、検波特性が基本的に送信波形に依存しない自乗検波方式であり、上記のような反射波信号を検波する際に問題なく適用することができる。

[0058] すなわち、本発明の短パルスレーダ及びその制御方法によると、上記のように残留キャリアを発生させない短パルス発生方式と自乗検波方式とを組合せることにより、簡易な構成で、且つ様々な散乱特性を有するターゲットの検出に適した短パルスレーダの実現に寄与することができる。

図面の簡単な説明

[0059] [図1]図1は、本発明による短パルスレーダの第1の実施形態のシステム構成を示すブロック図である。

[図2]図2は、図1に示した第1の実施形態による短パルスレーダの送信部に用いられる発信器の一例を示すブロック図である。

[図3]図3は、図2に示した発信器の動作説明図として発信器に入力される周期Tgのパルス信号Pa及び発信器からバースト状に出力される矩形波の信号Pbを示す図である。

[図4]図4は、図1に示した第1の実施形態による短パルスレーダの送信部に用いられる発信器の他の例を示すブロック図である。

[図5A]図5Aは、図1に示した第1の実施形態による短パルスレーダの受信部に用いられる検波回路の線形乗算器の一例として採用されるギルバートミキサの基本タイプを示す回路構成図である。

[図5B]図5Bは、図5Aに示したギルバートミキサの改良タイプを示す回路構成図である。

[図6]図6は、図5A, Bに示したギルバートミキサの動作説明図としてギルバートミキサに同相でバースト状に入力される正弦状の信号S(t)及びギルバートミキサから出力される2乗波S(t)²とその包絡線(ベースバンド)Wを示す図である。

[図7]図7は、図5Bに示したギルバートミキサを採用した場合の線形乗算器の周波数特性の測定結果を示す図である。

[図8]図8は、図5Bに示したギルバートミキサを採用した場合のパルス幅1nsの入力信号に対する線形乗算器の出力を低域通過フィルタによって7GHzの帯域制限をして得られたベースバンド成分Wの観測波形を示す図である。

[図9]図9は、図5Bに示したギルバートミキサを採用した場合の線形乗算器の入出力特性の測定結果を示す図である。

[図10]図10は、図1に示した第1の実施形態による短パルスレーダの受信部に用いられるサンプルホールド回路の原理的な構成を示す図である。

[図11]図11は、図1に示した第1の実施形態による短パルスレーダの動作を説明するために示すタイミングチャートである。

[図12]図12は、本発明による短パルスレーダの第2の実施形態の要部の構成を示すブロック図である。

[図13]図13は、本発明による短パルスレーダの第3の実施形態の要部の構成を示すブロック図である。

[図14]図14は、従来のパルスレーダの基本的な構成を示すブロック図である。

[図15]図15は、図14に示した従来のパルスレーダに用いられる直交型の検波回路の基本的な構成を示すブロック図である。

[図16]図16は、準ミリ波帯UWBのスペクトラムマスクと望ましい使用周波数帯(推奨帯域)を示す図である。

発明を実施するための最良の形態

[0060] 以下、本発明による短パルスレーダの幾つかの実施の形態について、図面を参照して説明する。

[0061] (第1の実施の形態)

まず、本発明の第1の実施の形態に係る短パルスレーダの構成について説明する。

[0062] 図1は、本発明の第1の実施の形態に係る短パルスレーダ20の構成を示すブロック図である。

[0063] 本発明に係る短パルスレーダ20は、基本的には、短パルス波Ptを空間1へ放射する送信部21と、この送信部21によって前記空間1に放射された短パルス波Ptの反射波Prを受信し、該反射波Prの信号R'を第1及び第2の信号V1, V2に同相分岐する分岐回路34と、この分岐回路34によって同相分岐された第1及び第2の信号V1, V2同士を線形乗算する線形乗算器35と、この線形乗算器35からの出力信号からベースバンド成分を抽出する低域通過フィルタ36とによって構成されている検波回路33を有する受信部30と、この受信部30からの出力に基づいて、前記空間1に存在する物体1aの解析処理を行う信号処理部40と、この信号処理部40からの解析結果に基づいて、送信部21及び受信部30の少なくとも一方に対して所定の制御を行う制御部50とを有している。

[0064] また、本発明に係る短パルスレーダの制御方法は、基本的には、送信部21、受信部30及び線形乗算器35を準備するステップと、前記送信部21によって短パルス波Ptを空間1へ放射するステップと、前記空間1に放射された前記短パルス波Ptの反射波Prを受信し、該反射波Prの信号Rを第1及び第2の信号V1, V2に同相分岐するステップと、この第1及び第2の信号V1, V2同士を線形乗算器

35によって線形乗算して線形乗算信号を出力するステップと、この線形乗出力信号からベースバンド成分を抽出するステップと、このベースバンド成分に基づいて、前記空間1に存在する物体1aの解析処理を行うステップと、この解析処理の結果に基づいて、前記送信部21及び受信部30の少なくも一方に対して所定の制御を行うステップとを有している。

[0065] 具体的には、この図1に示す短パルスレーダ20は、送信部21、受信部30、アナログ／デジタル(A／D)変換器30、信号処理部40及び制御部50によって構成されている。

[0066] 送信部21は、制御部50から所定周期Tgで出力されるトリガ信号Gを受ける毎に、後述するようにして生成される所定幅Tp(例えば、1ns)で所定のキャリア周波数Fc(例えば、26GHz)の短パルス波Ptを送信アンテナ22を介して空間1へ放射する。

[0067] なお、送信アンテナ22は、後述する受信部30の受信アンテナ31と共に共用される場合もある。

[0068] この送信部21は、図1に示しているように、制御部50からのトリガ信号Gに同期した幅Tpのパルス信号Paを発生するパルス発生器23、このパルス発生器23からパルス信号Paを受けている間Tpだけ所定のキャリア周波数Fcを有する信号を発振出力する発振器24と、この発振器24からの出力信号を増幅する電力増幅器25と、この電力増幅器25からの出力信号に対して帯域外不要放射を抑圧するバンドリジェクションフィルタ(BRF)26と、このBRF26を通過した信号が送信波として供給される送信アンテナ22とを有している。

[0069] ここで、発振器24の構成としては、いくつかの構成が考えられる。

[0070] 図2は、図1に示した第1の実施形態による短パルスレーダの送信部21に用いられる発信器24の一つの構成例を示すブロック図である。

[0071] すなわち、この発振器24は、図2に示すように、入力共通のAND回路とNAND回路とが一体化された2入力、2出力型のゲート回路24aと、それぞれ、このゲート回路24aの入力部に接続されたエミッタフォロア型の第1及び第2の入力バッファ24b、24cと、ゲート回路24aの出力部に接続された出力バッファ24d及びゲート回路24aの反転出力を所定の遅延時間だけ遅延して第1の入力バッファ24bに入力する遅延回

路24eとを有している。

- [0072] この遅延回路24eは、例えば、ストリップライン等で構成されている。
- [0073] このように構成されている発振器24からは、図3の(a)に示すように、周期Tgのパルス信号Paが入力バッファ24cに入力されている間、図3の(b)に示すように、所定の周波数(キャリア周波数)を有する矩形波の信号Pbがバースト状に発振出力される。
- [0074] この発振器24からの出力信号Pbの周波数は、入力バッファ24b及びゲート回路24aの入出力間の遅延時間と、遅延回路24eの遅延時間との合計で決まる。
- [0075] ここで、入力バッファ24b及びゲート回路24aの入出力間の遅延時間は、一般的に、回路素子に依存して決まる固定値である。
- [0076] したがって、ここでは、遅延回路24eの定数の一部を可変できるように構成し、この定数を調整することにより、発振器24の出力信号Pbの発振周波数を前記UWBのほぼ中心周波数(例えば、26GHz)に設定している。
- [0077] 図4は、図1に示した第1の実施形態による短パルスレーダの送信部21に用いられる発振器24の他の構成例を示すブロック図である。
- [0078] すなわち、この構成例による発振器24は、図4に示すように、増幅器24fと、この増幅器24fの負荷としての共振器24gと、増幅器24fの出力を入力側に正帰還させる帰還回路24hとを有し、共振器24gの共振周波数(例えば、26GHz)で発振動作する発振回路を形成している。
- [0079] さらに、この構成例による発振器24は、増幅器24fの入力側(出力側でもよい)とアースラインの間に、パルス信号Paにより開閉制御可能なスイッチ24iが設けられている。
- [0080] この構成例による発振器24は、パルス信号Paが入力している期間だけスイッチ24iが開いて発振動作すると共に、パルス信号Paが入力していない期間ではスイッチ24iが閉じて帰還ループの一端がアースラインに短絡されることにより、発振動作が停止する。
- [0081] ここでは、増幅器24fの入力側とアースラインとの間をスイッチ24iにより短絡、開放するように構成している。
- [0082] しかるに、増幅器24fの出力側とアースラインとの間をスイッチ24iにより短絡、開放

するように構成してもよい。

[0083] これら図2及び図4に示したいずれかの構成による発振器24を用いた送信部21は、パルス信号Paによって発振器24の発振動作そのものを制御する構成であるので、原理的にキャリア漏れは発生しない。

[0084] したがって、UWBの使用に際して後述するように規定されている電力密度の制限は、発振時に出力される短パルス波の瞬時パワーについてのみ考慮すればよいので、送信波としての電力はキャリア漏れが発生しない分だけUWBの規格で規定されている電力密度の制限内で最大限に有効に使用することができる。

[0085] なお、上記した図2及び図4の発振器24の構成は、それぞれ、一例であり、他の回路構成、例えば、発振回路の電源(電流源等)をパルス信号Paによりオンオフすることによっても、上記のようなキャリア漏れのないバースト波を得ることができる。

[0086] なお、このバースト波を得るために、従来ではスイッチを用いて24GHzのキャリア信号(連続波)をパルス変調(オンオフ)する振幅シフトキーイング(ASK)方式が用いられている。

[0087] しかるに、このような従来のASK方式では、スイッチオフ時のアイソレーションが完全でなくキャリア漏れが発生し、しかも短パルスレーダではオン時の時間(例えば、1 ns)よりオフ時の時間(例えば、 $10 \mu s$)の方が数千倍から数万倍と圧倒的に長いため、僅かなキャリア漏れであったとしても全体としては大きな残留キャリア電力が発生してしまうことになる。

[0088] この残留キャリアは、短パルスレーダの送信波に対する反射波の実質的な受信感度を制限することになり、レーダ探査範囲を狭め、低反射率の障害物の検出を困難にする。

[0089] また、前記UWBレーダシステムについて、FCC(米国連邦通信委員会)は、次の非特許文献1において、22～29GHzの帯域内における平均電力密度が−41dBm/MHz以下、ピーク電力密度が0dBm/50MHz以下となるよう規定している。

[0090] 非特許文献1 FCCO2-48, New Part 15 Rules, “FIRST REPORT AND ORDER”
つまり、上記のUWBレーダシステムでは、22～29GHzの帯域内におけるエネル

ギーの総量が規制されているので、残留キャリアが大きいと、その分だけ送信波の出力レベルを低く設定しなければならず、探査距離等が大きく制限されてしまう。

[0091] この問題を解決するために、図16に実線で示すUWBの推奨帯域から破線で示すように、短パルスレーダの送信波の中心周波数を、ドップラーレーダ用に割り当てられている24. 05GHzから24. 25GHzの狭帯域(Short Range Device:SRD)のバンドに避難させることにより、FCCによる残留キャリアの規制から逃れるようにすることも考えられている。

[0092] しかし、この場合、図16に示すように、SRDの近くにはEESS(地球探査衛星)のパッシブセンサを保護するためのRR(国際無線通信規制)による電波発射禁止帯(radiation restricted band)があり、この電波発射禁止帯への深刻な干渉が懸念されている。

[0093] これに対し、本発明では、上述したように、発振器24の構成としてパルス信号Paにより発振動作そのものをオンオフ制御してオフ時の残留キャリアを原理的に発生させない方式を採用することにより、レーダ送信波の周波数の設定は図16に示したような規定のスペクトルマスクの推奨帯域内で自由となる。

[0094] しかも、本発明では、上述したような電波発射禁止帯との干渉を十分に避けるように送信波の周波数の設定をすることができる。

[0095] 以上のようにして発振器24から出力される信号Pbは、電力増幅器25により増幅された後、BRF26を介して所定のキャリア周波数Fc(例えば、26GHz)の短パルス波Ptとして送信アンテナ22に供給される。

[0096] これにより、送信アンテナ22からは前記した短パルス波Ptが探査対象の空間1に放射される。

[0097] なお、電力増幅器25の利得は、制御部50によって可変制御することができるくなっている。

[0098] 一方、受信部30は、空間1の物体1aからの反射波Prを受信アンテナ31を介して受信し、その反射波Prの信号RをLNA(低雑音増幅器)32により増幅した後、帯域幅2GHz程度のバンドパスフィルタ(BPF)41により帯域制限された反射波Prの信号R'を検波回路33によって検波する。

[0099] なお、LNA32の利得は、制御部50によって可変制御することができるようになっている。

[0100] 検波回路33は、BPF41から出力される反射波Prの信号R'を同相(0°)で第1の信号V1と第2の信号V2と2分岐する分岐回路34と、その同相で2分岐された信号同士すなわち第1の信号V1と第2の信号V2とを線形乗算する線形乗算器35と、この線形乗算器35の出力信号からベースバンド成分Wを抽出する低域通過フィルタ(LP)36とによって構成されている。

[0101] 線形乗算器35には、二重平衡ミキサを用いる等いくつかの方式があるが、高速動作をするものとして、ギルバートミキサを用いて構成する方法が考えられる。

[0102] このギルバートミキサは、図5Aに示すように、基本的には、第1乃至第3の差動増幅器35a、35b、35cからなる。

[0103] そして、第1の差動増幅器35aに第1の信号V1を差動入力すると共に、この第1の差動増幅器35aの負荷側に接続された第2及び第3の差動増幅器35b、35cに第2信号V2を差動入力することにより、第1の信号V1と第2の信号V2の積に等しい逆相の線形乗算信号成分-(V1×V2)及び正相の線形乗算信号成分(V1×V2)のみが第2及び第3の差動増幅器35b、35cの共通負荷抵抗R3、R4から出力される。

[0104] 具体的には、このギルバートミキサにおいて、第1の差動増幅器35aは、それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第1及び第2のトランジスタQ1、Q2を備え、第1の信号源V1に前記第1及び第2のトランジスタQ1、Q2の各ベース入力端が接続されると共に、エミッタ共通電流通路が定電流源I1及び第1のバイアス電源Vb1を直列に介してアースラインに接続されている。

[0105] なお、第1及び第2のトランジスタQ1、Q2のエミッタ共通電流通路は、各エミッタ抵抗R1、R2の接続中点から導出されていると共に、第2のトランジスタQ1のベース入力端は、第2のバイアス電源Vb2を介してアースラインに接続されている。

[0106] また、第2の差動増幅器35bは、それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第3及び第4のトランジスタQ3、Q4を備え、第2の信号源V2に前記第3及び第4のトランジスタQ3、Q4の各ベース入力端が接続されると共に、第1の差動増幅器35aの第1のトランジスタQ1のコレクタ出力端に第3及び

第4のトランジスタQ3, Q4のエミッタ共通電流通路が接続されている。

[0107] また、第3の差動増幅器35cは、それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第5及び第6のトランジスタQ5, Q6を備え、第2の信号源V2に第5及び第6のトランジスタQ5, Q6の各ベース入力端が接続されると共に、第1の差動増幅器35aの前記第2のトランジスタQ2のコレクタ出力端に第5及び第6のトランジスタQ5, Q6のエミッタ共通電流通路が接続されている。

[0108] なお、第2の差動増幅器35bの第4のトランジスタQ4及び第3の差動増幅器35cの第5のトランジスタQ5の各ベース入力端は共通に接続されていると共に、第3のバイアス電源Vb3を介してアースラインに接続されている。

[0109] また、第2の差動増幅器35bの第3のトランジスタQ3のコレクタ出力端と第3の差動増幅器35cの第5のトランジスタQ5のコレクタ出力端とが共通に負荷抵抗R3を介してアースラインに接続されていると共に、第1の出力端OUT1に接続されている。

[0110] また、第2の差動増幅器35bの第4のトランジスタQ4のコレクタ出力端と第3の差動増幅器35cの第6のトランジスタQ6のコレクタ出力端とが共通に負荷抵抗R4を介してアースラインに接続されていると共に、第2の出力端OUT2に接続されている。

[0111] これにより、第1及び第2の出力端OUT1, OUT2から第1及び第2の信号V1, V2の線形乗算出力—(V1×V2)または(V1×V2)の少なくとも一方を導出可能となされている。

[0112] このように構成されるギルバートミキサによる線形乗算器35に、第1及び第2の信号V1, V2として、例えば、図6の(a)に示すような正弦状の信号S(t)を同相でバースト状に入力すると、その出力信号は、図6の(b)に示すように、入力信号S(t)を2乗した波形(S(t)²)となり、その包絡線(ベースバンド)Wは、入力信号S(t)の電力に比例している。

[0113] このように検波回路33に用いられる複数の差動増幅器からなるギルバートミキサによる線形乗算器35は、マイクロ波モノリシック集積回路(MMIC)で極めて小型に構成することができ、しかも、従来の直交型の検波回路のようなローカル信号を供給する必要がないので、それだけ電力消費が少なくて済む。

[0114] ところで、図5Aに示したような基本的な回路構成のギルバートミキサによる線形乗

算器35の応答特性は、UWBで使用するには改良すべき余地がある。

[0115] そこで、本願発明者らは、図5Aに示したような基本的な回路構成のギルバートミキサによる線形乗算器の入出力部のインピーダンス整合やピーキング補正等を行うよう改良することにより、その応答特性を改善して、UWBで十分に使用可能なものを実現している。

[0116] 図5Bは、本願発明者らによって実現された改良タイプのギルバートミキサの回路構成を示している。

[0117] 図5Bにおいて、図5Aに示した基本的な回路構成のギルバートミキサと同一部分には同一の参照符号を付してそれらの説明を省略するものとする。

[0118] すなわち、図5Bに示すように改良タイプのギルバートミキサにおいて、第2の差動増幅器35bの第3及び第4のトランジスタQ3, Q4のエミッタ共通電流通路は、各エミッタ抵抗R5, R6の接続中点から導出されていると共に、第3の差動増幅器35cの第5及び第6のトランジスタQ5, Q6のエミッタ共通電流通路は、各エミッタ抵抗R7, R8の接続中点から導出されている。

[0119] なお、これらの各エミッタ抵抗R5, R6及び各エミッタ抵抗R7, R8は、第1乃至第3の差動増幅器35aの第1及び第2のトランジスタQ1, Q2の各エミッタ抵抗R1, R2と同様に、原理的にはあった方がよいものの、実際の回路構成では省略してもそれ程には支障が生じない。

[0120] また、図5Bに示すような改良タイプのギルバートミキサにおいては、第1乃至第3の差動増幅器35a, 35b, 35cの入力部に以下の具体的な構成で説明するような第1乃至第4のローパスフィルタLPF1, LPF2, LPF3, LPF4及び第1乃至第4のエミッタフォロワ回路EF1, EF2, EF3, EF4とが備えられている。

[0121] また、図5Bに示すように改良タイプのギルバートミキサにおいては、第2及び第3の差動増幅器35b, 35cの出力部に以下の具体的な構成で説明するような第5及び第6のローパスフィルタLPF5, LPF6が備えられている。

[0122] すなわち、図5Bに示すような改良タイプのギルバートミキサの具体的な構成によると、分岐回路34によって同相分岐された第1の信号V1を伝達する第1の一組の線路+, -とアースラインとの間に、それぞれ、直列に接続された第1及び第2のコイルL1

, L2と第9の抵抗R9とからなる第1のローパスフィルタLPF1及び第3及び第4のコイルL3, L4と第10の抵抗R10とからなる第2のローパスフィルタLPF2とが備えられている。

[0123] また、この改良タイプのギルバートミキサでは、分岐回路34によって同相分岐された第2の信号V2を伝達する第2の一組の線路+, -とアースラインとの間に、それぞれ、直列に接続された第5及び第6のコイルL5, L6と第11の抵抗R11とからなる第3のローパスフィルタLPF3及び第7及び第8のコイルL7, L8と第12の抵抗R12とからなる第4のローパスフィルタLPF2とが備えられている。

[0124] また、この改良タイプのギルバートミキサでは、それぞれ、各ベース入力端と各エミッタ出力端とを有する第7及び第8のトランジスタQ7, Q8を備え、第1及び第2のローパスフィルタLPF1, LPF2の各出力端としての第1及び第2のコイルL1, L2及び第3及び第4のコイルL3, L4の各接続中点に前記第7及び第8のトランジスタQ7, Q8の各ベース入力端が接続される第1及び第2のエミッタフォロワ回路EF1, EF2とが備えられている。

[0125] また、この改良タイプのギルバートミキサでは、それぞれ、各ベース入力端と各エミッタ出力端とを有する第9及び第10のトランジスタQ9, Q10を備え、第3及び第4のローパスフィルタLPF3, LPF4の各出力端としての第5及び第6のコイルL5, L6及び第7及び第8のコイルL7, L8の各接続中点に第9及び第10のトランジスタQ9, Q10の各ベース入力端が接続される第3及び第4のエミッタフォロワ回路EF3, EF4とが備えられている。

[0126] なお、第1及び第2の信号V1, V2を伝達する第1及び第2の一組の線路+, -のうち、各一方の線路+とアースラインとの間には、第2及び第3のバイアス電源Vb2, Vb3が接続されている。

[0127] ここで、前記第7及び第8のトランジスタQ7, Q8及び前記第9及び第10のトランジスタQ9, Q10の各エミッタには、それぞれ、定電流源I1とバイアス電源Vb1との接続中点との間に第13乃至第16の抵抗が接続されている。

[0128] そして、第1の差動増幅器35aの前記第1及び第2のトランジスタQ1, Q2の各ベース入力端が第1及び第2のエミッタフォロワ回路EF1, EF2の各出力端に接続されて

いる。

[0129] また、第2及び第3の差動増幅器35b, 35cの第3及び第6のトランジスタQ1, Q2の各ベース入力端が第3及び第4のエミッタフォロワ回路EF3, EF4の各出力端に接続されている。

[0130] また、第2の差動増幅器35bの第3のトランジスタQ3のコレクタ出力端と第3の差動増幅器35cの第5のトランジスタQ5のコレクタ出力端とが共通に第9のコイルL9を介して負荷抵抗R3に接続されていると共に、第10のコイルL10を介して第1の出力端OUT1に接続されている。

[0131] ここで、第9のコイルL9、負荷抵抗R3及び第10のコイルL10とは、第5のローパスフィルタLPF5を構成している。

[0132] また、前記第2の差動増幅器35bの前記第4のトランジスタQ4のコレクタ出力端と第3の差動増幅器35cの第6のトランジスタQ6のコレクタ出力端とが共通に第11のコイルL11を介して負荷抵抗R4を介してアースラインに接続されていると共に、第12のコイルL12を介して第2の出力端OUT2に接続されている。

[0133] ここで、第11のコイルL11、負荷抵抗R4及び第12のコイルL12とは、第6のローパスフィルタLPF6を構成している。

[0134] これにより、第1及び第2の出力端OUT1, OUT2から第1及び第2の信号V1, V2の線形乗算出力—(V1×V2)または(V1×V2)の少なくとも一方を導出可能となされている。

[0135] すなわち、このように構成される改良された図5Bのギルバートミキサによる線形乗算器35に、第1及び第2の信号V1, V2として、例えば、図6の(a)のような正弦状の信号S(t)を同相でバースト状に入力すると、その出力信号は、図6の(b)のように、入力信号S(t)を2乗した波形(S(t)²)となり、その包絡線(ベースバンド)Wは、入力信号S(t)の電力に比例していることは、図5Aの基本的なギルバートミキサによる線形乗算器35の場合と同様である。

[0136] また、検波回路33に用いられる改良された図5Bのギルバートミキサによる線形乗算器35が、マイクロ波モノリシック集積回路(MMIC)で極めて小型に構成することができ、しかも、従来の直交型の検波回路のようなローカル信号を供給する必要がない

ので、それだけ電力消費が少なくて済むことも、図5Aの基本的なギルバートミキサによる線形乗算器35の場合と同様である。

[0137] しかるに、以上のように構成される改良された図5Bのギルバートミキサにおいては、第1乃至第3の差動増幅器35a, 35b, 35cの入力部にQの高い第1乃至第4のローパスフィルタLPF1, LPF2, LPF3, LPF4及び第1乃至第4のエミッタフォロワ回路EF1, EF2, EF3, EF4とが備えられていることにより、入力インピーダンスが高められていると共に、ピーキング効果が発揮されることになる。

[0138] また、図5Bに示すような改良タイプのギルバートミキサにおいては、第2及び第3の差動増幅器35b, 35cの出力部にQの高い第5及び第6のローパスフィルタLPF5, LPF6が備えられていることにより、ピーキング効果が発揮されることになる。

[0139] これにより、図5Bに示すような改良タイプのギルバートミキサにおいては、図5Aに示したような基本的な回路構成のギルバートミキサによる線形乗算器35の入出力部のインピーダンス整合やピーキング補正等を行うことができるよう改良されているので、その応答特性を効果的に改善して、UWBで十分に使用可能な改良されたギルバートミキサによる線形乗算器35を実現することができる。

[0140] 図7は、図5Bに示すような改良タイプのギルバートミキサによる線形乗算器35の周波数特性の測定結果を示している。

[0141] すなわち、図7に示す改良タイプのギルバートミキサによる線形乗算器35の周波数特性の測定結果によると、-3dB以内の帯域がほぼ27GHzまで伸びており、UWBの中心をキャリア周波数(例えば、26GHz)とする短パルスレーダに十分な適応性を有していることが判る。

[0142] 図8は、図5Bに示すような改良タイプのギルバートミキサによる線形乗算器35のパルス幅1nsの入力信号に対する出力を低域通過フィルタ36によって7GHzの帯域制限をして得られたベースバンド成分Wを観測用オシロスコープで観測した場合の波形(但し、アベレージング数64)を示している。

[0143] すなわち、図8に示す観測波形によると、観測用オシロスコープの演算機能で得られた平均立ち上がり時間は約59ps、平均立ち下がり時間は約36ps(但し、立ち下がりが80%から20%までの時間)となっており、極めて高速な応答特性を有しているこ

とが判る。

[0144] 図9は、図5Bに示すような改良タイプのギルバートミキサによる線形乗算器35の入出力特性の測定結果を示している。

[0145] すなわち、図9に示す測定結果によると、入力レベルが−30dBmから−5dBmまでの広い範囲で良好な直線性が得られていることが判る。

[0146] したがって、入力信号(V1, V2)のレベルをこの−30dBmから−5dBmまでの範囲内にコントロールすれば、改良された図5Bのギルバートミキサによる線形乗算器35の出力は入力信号の電力を正確に示すことになる。

[0147] そして、以上のようにして検波回路33で得られたベースバンド信号Wは、サンプルホールド回路37に入力される。

[0148] サンプルホールド回路37は、図10にその原理図を示すように、抵抗37aとコンデンサ37bによる積分回路にスイッチ37cを介してベースバンド信号Wを入力する構成を有している。

[0149] そして、パルス発生器38からのパルス信号Pcがハイレベル(ローレベルでもよい)の間、スイッチ37cを閉じてベースバンド信号Wを積分し、パルス信号Pcがローレベルになると、スイッチ37cを開いてコンデンサ37bにより積分結果を保持する。

[0150] なお、ここではサンプルホールド回路37のサンプリングの周期、すなわち、パルス信号Pcの周期をトリガ信号Gの周期に等しいものとして説明するが、サンプリングの周期は、トリガ信号Gの周期Tgの整数倍であってもよい。

[0151] パルス発生器38は、トリガ信号Gに同期する信号G'（トリガ信号Gそのものであってよい）を受け、信号Gに対して制御部50で指定された時間Tdだけ遅延し、且つ制御部50で指定された幅Tcのパルス信号Pcを生成して、サンプルホールド回路37に出力する。

[0152] サンプルホールド回路37で積分されて保持された信号Hは、その保持直後にA/D変換器39によってデジタル値に変換され、信号処理部40に入力される。

[0153] 信号処理部40は、受信部30で得られた信号Hに基づいて、空間1に存在する物体1aについての解析を行い、その解析結果を図示しない出力機器(例えば、表示器、音声発生器)によって報知すると共に、制御に必要な情報を制御部50に通知する

。

[0154] 制御部50は、この短パルスレーダ20について予め決められたスケジュール(プログラム)にしたがって、あるいは、信号処理部40の処理結果に応じて、送信部21及び受信部30の少なくとも一方に対する所定の各種の制御を行う。

[0155] 次に、この短パルスレーダ20の一つの動作例について説明する。

[0156] 制御部50は、この短パルスレーダ20による探査動作の初期設定において、電力増幅器25の利得を規定値に設定し、LNA32の利得を、例えば、最大に設定し、周期Tg(例えば、 $10 \mu s$)のトリガ信号Gを送信部21のパルス発生器23に供給する。

[0157] これによって、図11の(a)に示すような幅Tp(例えば、1ns)のパルス信号Paが送信部21の発振器24に入力されると、送信部21は電力増幅器25及びBRF26を通して送信アンテナ22から図11の(b)に示すようなキャリア周波数Fc(例えば、26GHz)で幅Tpの短パルス波Ptを空間1へ放射させる。

[0158] このとき、送信部21に対する電源供給は、制御部50によって短パルス波Ptの出力期間だけ(あるいはその期間を含むごく限られた期間のみ)となされる。

[0159] これによって、送信部21に電源供給されている時間は、周期Tg全体のほぼ1/1000であるので、無駄な電力消費が発生しない。

[0160] 送信部21から放射された短パルス波Ptは、空間1に存在する物体1aで反射し、その反射波Prが、例えば、図11の(c)に示すように、各短パルス波Ptの送信タイミングから物体1aまでの往復距離に応じた時間Txだけ遅延して受信部30の受信アンテナ31で受信される。

[0161] 受信部30では、この受信された反射波Prの信号RをLNA32によって増幅した後、BPF41により帯域制限して雑音電力を低減すると共に、そのBPF41から出力される反射波Prの信号R'を検波回路33の分岐回路34で第1の信号V1及び第1の信号V2とに同相で2分岐した後、線形乗算器35と低域通過フィルタ36により検波することにより、図11の(d)に示すようなベースバンド成分Wを検出する。

[0162] 一方、サンプルホールド回路37には、図11の(e)に示すような幅Tc(例えば、1ns)のパルス信号Pcが、短パルス波Ptの各送信タイミングからTd、2Td、3Td、…とnTd(nは整数)ずつ遅れて入力される。

[0163] なお、ここでは、遅延時間TdがパルスPcの幅と等しい場合で説明する。

[0164] また、探査対象の空間1の遠端までの距離を15m以内と仮定すると、その15mの距離を電波が往復するための時間はほぼ100nsである。

[0165] したがって、短パルス波Ptの送信タイミングから最大で100Tdまで遅延することにより、15m以内からの反射波Prであれば、それらの反射波Prをすべてカバーすることができる。

[0166] 図11の(c), (d), (e)に示しているように、1回目から3回目までのパルス信号Pcは、ベースバンド成分Wと重なり合わないため、サンプルホールド回路37はノイズ成分のみを積分することになり、その積分結果および保持値はほぼゼロとなる。

[0167] そして、4回目および5回目のパルス信号Pcがベースバンド成分Wと重なり合うと、図11の(f)に示すように、パルス信号Pcのハイレベル期間内でベースバンド信号Wが積分され、その積分結果H1, H2が保持されることにより、その保持値H1, H2がA/D変換器39でデジタル値に変換されて図11の(g)に示すような形態で信号処理部40に出力される。

[0168] 信号処理部40は、この保持値H1, H2に基づいて、物体1aまでの距離、物体の大きさなどを検出する。

[0169] すなわち、信号処理部40は、例えば、所定レベル以上の保持値Hが入力されたとき、それが何回目のサンプリングで得られたかにより、物体1aまでの距離を検出する。

[0170] また、信号処理部40は、所定レベル以上の保持値Hが連続する場合には、その連続する回数などにより、物体1aの大きさを検出する。

[0171] この検出情報は制御部50に通知される。

[0172] 制御部50は、信号処理部40から通知された検出情報が、例えば、物体1aまでの距離が近く、反射波Prの強度が大きいことを示しているときには、検波回路33の入力レベルが、線形乗算器35の線形動作範囲内となるように、受信部30のLNA32の利得を下げる。

[0173] この場合、制御部50は、必要であれば送信部21の電力増幅器25の利得も下げるよう制御する。

[0174] これにより、次の探査時に、受信部30の検波回路33においてより正確なベースバンド成分Wが検出されることになる。

[0175] また、制御部50は、信号処理部40から通知された検出情報が、例えば、探査空間1の遠端近傍からの弱い反射波Prを解析する必要がある場合には、送信部21の電力増幅器25の利得を上げるように制御する。

[0176] これにより、次の探査時に、受信部30の検波回路33においてより正確なベースバンド成分Wが検出されることになる。

[0177] また、制御部50は、サンプルホールド回路37の積分時間Tcについても探査対象の空間1の状態や物体1aの大きさなどに応じ適宜可変して、必要な探査情報が得られるように制御している。

[0178] なお、この場合、制御部50は、送信部21については、短パルス波Ptを放射する期間だけを除いて電源の供給を停止するための制御をするようにしているが、受信部30については何等電源の供給を停止するための制御をしていない。

[0179] しかるに、前記したように探査範囲に対応する時間が100nsで短パルス波Ptの放射周期Tgが $10\ \mu s$ の場合、その周期Tg内の1／100程度しか利用していないのが実情である。

[0180] したがつて、その残りの期間(すなわち、周期Tg内の99／100程度)、制御部50によって受信部30に対する電源供給を停止させることにより、さらに電力消費を低減することができる。

[0181] また、例えば、100回の短パルス波Ptの放射で、所定レベル以上の保持出力Hが得られない場合、信号処理部40は探査範囲内に障害となる物体がないと判断し、これを制御部50に通知する。

[0182] この通知を受けた制御部50は、一定期間(例えば、1ms)、送信部21及び受信部30への電源供給を停止させ、その一定時間経過後に再び電源供給を開始して上記のような探査動作を繰り返すための制御をしている。

[0183] このような制御部50による送信部21及び受信部30への電源の供給制御により、短パルスレーダ全体としての消費電力を非常に小さくすることができると共に、電池駆動にも対応することができる。

[0184] これにより、携帯利用の短パルスレーダを実現することも可能となる。

[0185] 上記説明では、サンプルホールド回路37において、短い積分時間でその積分タイミングをずらしながら探査するようにしている。

[0186] しかるに、例えば、探査初期段階で積分時間を探査距離に対応した時間(例えば、100ns)に設定(すなわち、フルレンジに設定)しておけば、1回の短パルスの放射で、物体の有無などを速やかに把握することができる。

[0187] (第2の実施の形態)

図12は、本発明による短パルスレーダの第2の実施形態の要部の構成を示すプロック図である。

[0188] 上記したように、第1の実施の形態の積分型のサンプルホールド回路37では、リークによる放電があるので、長い時間の電圧保持が困難になる。

[0189] このような場合には、図12に示すように、複数(この例では4つ)のサンプルホールド回路37A, 37B, 37C, 37D及びA／D変換器39A, 39B, 39C, 39Dを並列に設ける。

[0190] そして、パルス発生器38' から各サンプルホールド回路37A, 37B, 37C, 37Dが、検波回路33からの出力信号Wに対してそれぞれ異なる期間の積分を行うように、それぞれ発生時刻が異なる複数のパルス信号として、例えば、 $P_c(t)$, $P_c(t+Te/4)$, $P_c(t+Te/2)$, $P_c(t+3Te/4)$ を与えるようにしてやればよい。

[0191] つまり、上記数値例でいえば、全体の積分時間Teは100nsであるので、各サンプルホールド回路37A, 37B, 37C, 37Dに対して幅が25ns($=Te/4$)でそれぞれ25ns($=Te/4$)ずつ遅延した4個のパルス信号 $P_c(t)$, $P_c(t+25ns)$, $P_c(t+50ns)$, $P_c(t+75ns)$ をパルス発生器38' から与えることになる。

[0192] そして、サンプルホールド回路37A, 37B, 37C, 37Dからの保持値Ha, Hb, Hc, HdをそれぞれA／D変換器39A, 39B, 39C, 39Dによってデジタル値に変換して信号処理部40に出力すればよい。

[0193] この場合、信号処理部40は、サンプルホールド回路37A, 37B, 37C, 37Dからの4つの保持値Ha, Hb, Hc, Hdの少なくとも1つに基づいて探査空間1内に物体1aが存在しているか否かを解析することになる。

[0194] すなわち、信号処理部40は、この解析の際に、4つの保持値Ha, Hb, Hc, Hdの内、仮に、3番目までの保持値Ha, Hb, Hcがリークによる放電のために判別できなかつたとしても、最前の4番目の保持値Hdに基づいて探査空間1内に物体1aが存在しているか否かを解析することができるようになる。

[0195] (第3の実施の形態)

図13は、本発明による短パルスレーダの第3の実施形態の要部の構成を示すプロック図である。

[0196] 図13において、図1に示した第1の実施の形態の短パルスレーダの構成と同一部分には同一の参照符号を付してそれらの説明を省略するものとする。

[0197] 上記のように本発明による短パルスレーダでは、検波回路33に線形乗算器35を用いることにより、従来のパルスレーダに用いられる直交型の検波回路のようにローカル信号を用いる必要がないため、図13に示すようなダイバシティ方式の短パルスレーダ20'を極めて容易に実現することができる。

[0198] この短パルスレーダ20'では、一つの送信部21、信号処理部40及び制御部50に対して、それぞれ、互いの受信アンテナ31a, 31bが所定距離だけ離間した状態で配置される2組の受信部30A、30Bと2組のA/D変換器39A、39Bが設けられている。

[0199] そして、物体1aから異なる方向に反射された二つの反射波Pr, Pr'の信号に対して各受信部30A、30Bで、それぞれ、図1に示した第1の実施の形態の受信部30と同様に線形乗算器35を用いる検波処理及びサンプルホールド回路37による積分処理を施すと共に、その二つの出力Ha, Hbを各A/D変換器39A、39Bでデジタル信号に変換した後、信号処理部40で二つの反射波Pr, Pr'の遅延時間差を検出することにより、物体1aの方向や移動方向等を把握することができる。

[0200] このように複数の受信部30A、30Bを設けた場合でも、図1に示した第1の実施の形態の受信部30と同様にローカル信号の引き回しやシールドなどが不要であると共に、それぞれ独立した線形乗算器35を含む検波回路33で検波することができるので、短パルスレーダとしての装置設計が非常に容易となる。

[0201] したがって、以上のような本発明によれば、従来技術による問題点を解決して、UW

Bで使用可能な小型で且つ消費電力が少ない短パルスレーダ及びその制御方法を提供することができる。

請求の範囲

[1] 短パルス波を空間へ放射する送信部と、
前記送信部によって前記空間に放射された前記短パルス波の反射波を受信し、該反射波の信号を第1及び第2の信号に同相分岐する分岐回路と、前記分岐回路によって同相分岐された前記第1及び第2の信号同士を線形乗算する線形乗算器と、前記線形乗算器からの出力信号からベースバンド成分を抽出する低域通過フィルタとによって構成されている検波回路を有する受信部と、
前記受信部からの出力に基づいて、前記空間に存在する物体の解析処理を行う信号処理部と、
前記信号処理部からの解析結果に基づいて、前記送信部及び前記受信部の少なくとも一方に対して所定の制御を行う制御部と、
を具備する短パルスレーダ。

[2] 前記検波回路の前記線形乗算器がギルバートミキサで構成されていることを特徴とする請求項1に記載の短パルスレーダ。

[3] 前記受信部は、前記検波回路の出力信号に対する積分を行い、その積分結果を保持出力するサンプルホールド回路を有していることを特徴とする請求項1に記載の短パルスレーダ。

[4] 前記制御部が、前記受信部の前記サンプルホールド回路の積分開始タイミング及び積分時間を前記信号処理部からの処理結果に基づいて可変制御することを特徴とする請求項3に記載の短パルスレーダ。

[5] 前記サンプルホールド回路として複数のサンプルホールド回路が設けられ、該複数のサンプルホールド回路が、前記検波回路からの出力信号に対して、それぞれ、異なる期間において積分を行うことを特徴とする請求項3に記載の短パルスレーダ。

[6] 前記送信部には、前記短パルス波を増幅する電力増幅器が設けられていると共に、
前記受信部には、前記反射波の信号を増幅する低雑音増幅器が設けられており、
前記制御部は、前記受信部の前記検波回路に入力される前記反射波の信号のレベルが前記線形乗算器の線形動作範囲内となるように、前記送信部に設けられる前

記電力増幅器と前記受信部に設けられる前記低雑音増幅器との少なくとも一方の利得を制御することを特徴とする請求項1に記載の短パルスレーダ。

[7] 前記送信部には、所定幅のパルス信号を発生するパルス発生器と、該パルス発生器からの前記パルス信号が入力されている期間だけ発振動作して前記短パルス波としての出力信号を出力し、前記パルス信号が入力されていない期間は発振動作を停止する発振器とが設けられていることを特徴とする請求項1に記載の短パルスレーダ。

[8] 前記制御部は、前記送信部が前記短パルス波を前記空間に放射してから次の短パルス波を前記空間に放射するまでの期間内に、前記送信部への電源供給を停止させることを特徴とする請求項1に記載の短パルスレーダ。

[9] 前記制御部は、前記送信部が前記短パルス波を前記空間に放射してから次の短パルス波を前記空間に放射するまでの期間内で、且つ、前記空間に放射された短パルス波についての反射波の信号が前記受信部によって受信されるまでの期間を除く期間に、前記受信部への電源供給を停止させることを特徴とする請求項1に記載の短パルスレーダ。

[10] 前記受信部として、前記反射波をそれぞれ受信するために互いに所定の距離を有して離間させた状態で設けられている第1及び第2の受信アンテナを各別に有する第1及び第2の受信部が設けられており、
前記信号処理部は、前記第1及び第2の受信部からの出力信号に基づいて、前記空間に存在する物体の方向を解析することを特徴とする請求項1に記載の短パルスレーダ。

[11] 前記検波回路の前記線形乗算器として用いられる前記ギルバートミキサは、それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第1及び第2のトランジスタを備え、前記第1及び第2のトランジスタの前記エミッタ共通電流通路が定電流源に接続されている第1の差動増幅器と、
それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第3及び第4のトランジスタを備え、前記第1の差動増幅器の第1のトランジスタのコレクタ出力端に前記第3及び第4のトランジスタの前記エミッタ共通電流通路が接続さ

れている第2の差動増幅器と、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第5及び第6のトランジスタを備え、前記第5のトランジスタのベース入力端が前記第2の差動増幅器の前記第4のトランジスタのベース入力端と共に接続されると共に、前記第1の差動増幅器の前記第2のトランジスタのコレクタ出力端に前記第5及び第6のトランジスタの前記エミッタ共通電流通路が接続されている第3の差動増幅器と、

それぞれ、前記第2の差動増幅器の前記第3のトランジスタのコレクタ出力端と前記第3の差動増幅器の前記第5のトランジスタのコレクタ出力端とに共通に接続されている第1の負荷抵抗及び第1の出力端と、

それぞれ、前記第2の差動増幅器の前記第4のトランジスタのコレクタ出力端と前記第3の差動増幅器の前記第6のトランジスタのコレクタ出力端とに共通に接続されている第2の負荷抵抗及び第2の出力端と、

前記分岐回路によって同相分岐された前記第1の信号を伝達する第1の一組の線路とアースラインとの間に、それぞれ、直列に接続された第1及び第2のコイルと第1の抵抗とからなる第1のローパスフィルタ及び第3及び第4のコイルと第2の抵抗とからなる第2のローパスフィルタと、

前記分岐回路によって同相分岐された前記第2の信号を伝達する第2の一組の線路とアースラインとの間に、それぞれ、直列に接続された第5及び第6のコイルと第3の抵抗とからなる第3のローパスフィルタ及び第7及び第8のコイルと第4の抵抗とからなる第4のローパスフィルタと、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第7及び第8のトランジスタを備え、前記第1及び第2のローパスフィルタの各出力端としての前記第1及び第2のコイル及び前記第3及び第4のコイルの各接続中点に前記第7及び第8のトランジスタの各ベース入力端が接続される第1及び第2のエミッタフォロワ回路と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第9及び第10のトランジスタを備え、前記第3及び第4のローパスフィルタの各出力端としての前記第5及び第6のコイル及び前記第7及び第8のコイルの各接続中点に前記第9及び第10のトラン

ジスタの各ベース入力端が接続される第3及び第4のエミッタフォロワ回路と、

それぞれ、前記第2の差動増幅器の前記第3のトランジスタ及び前記第3の差動増幅器の第5のトランジスタとの共通コレクタ出力端と、前記第1の負荷抵抗との間に接続される第9のコイル及び前記第1の出力端との間に接続される第10のコイルと前記第1の負荷抵抗とにより構成される第5のローパスフィルタと、

それぞれ、前記第2の差動増幅器の前記第4のトランジスタ及び前記第3の差動増幅器の第6のトランジスタとの共通コレクタ出力端と、前記第2の負荷抵抗との間に接続される第11のコイル及び前記第2の出力端との間に接続される第12のコイルと前記第2の負荷抵抗とにより構成される第6のローパスフィルタとを具備し、

前記第1の差動増幅器の前記第1及び第2のトランジスタの各ベース入力端が、それぞれ、前記第1及び第2のエミッタフォロワ回路の各出力端に接続されていることにより、前記分岐回路によって同相分岐された前記第1の信号が前記第1の差動増幅器に入力されると共に、

前記第2の差動増幅器の前記第3のトランジスタ及び前記第3の差動増幅器の前記第6のトランジスタの各ベース入力端が、それぞれ、前記第3及び第4のエミッタフォロワ回路の各出力端に接続されていることにより、前記分岐回路によって同相分岐された前記第2の信号が前記第2及び第3の差動増幅器に入力されることにより、

前記第1及び第2の出力端の少なくとも一方から前記第1及び第2の信号の線形乗算出力を導出可能となされていることを特徴とする請求項2に記載の短パルスレーダ
。

[12] 送信部、受信部及び線形乗算器を準備するステップと、

前記送信部によって短パルス波を空間へ放射するステップと、

前記空間に放射された前記短パルス波の反射波を前記受信部によって受信し、該反射波の信号を第1及び第2の信号に同相分岐するステップと、

前記第1及び第2の信号同士を前記線形乗算器によって線形乗算して線形乗算信号を出力するステップと、

前記線形乗出力信号からベースバンド成分を抽出するステップと、

前記ベースバンド成分に基づいて、前記空間に存在する物体の解析処理を行うス

ステップと、

前記解析処理の結果に基づいて、前記送信部及び前記受信部の少なくも一方に
対して所定の制御を行うステップと、

を具備する短パルスレーダの制御方法。

[13] 前記線形乗算信号を出力するステップは、

前記線形乗算器としてギルバートミキサを用いて前記線形乗算信号を出力するための線形乗算を行うステップを備えていることを特徴とする請求項第12に記載の短パルスレーダの制御方法。

[14] 前記解析処理を行うステップの前で、前記ベースバンド成分に対する積分を行うと共に、その積分結果を保持出力するステップをさらに具備していることを特徴とする請求項12に記載の短パルスレーダの制御方法。

[15] 前記ベースバンド成分に対する積分を行うステップは、

前記ベースバンド成分に対する積分の開始タイミング及び積分時間を前記解析処理の結果に基づいて可変制御するステップを備えていることを特徴とする請求項14に記載の短パルスレーダの制御方法。

[16] 前記ベースバンド成分に対する積分を行うステップは、

複数のサンプルホールド回路を用いて前記ベースバンド成分に対して、それぞれ、異なる複数の期間において積分を行うステップを備えていることを特徴とする請求項14に記載の短パルスレーダの制御方法。

[17] 前記送信部には、前記短パルス波を増幅する電力増幅器が設けられていると共に

、

前記受信部には、前記反射波の信号を増幅する低雑音増幅器が設けられており、
前記所定の制御を行うステップは、

前記受信部において、前記反射波の信号のレベルが前記線形乗算器の線形動作範囲内となるように、前記送信部に設けられている前記電力増幅器と前記受信部に設けられている前記低雑音増幅器との少なくとも一方の利得を制御するステップを備えていることを特徴とする請求項12に記載の短パルスレーダの制御方法。

[18] 前記送信部によって短パルス波を空間へ放射するステップは、

所定幅のパルス信号を発生するステップと、
前記パルス信号が入力されている期間だけ発振動作して前記短パルス波としての
出力信号を出力するステップと、
前記パルス信号が入力されていない期間は発振動作を停止して前記短パルス波と
しての出力信号を出力しないようにするステップとを備えていることを特徴とする請求
項12に記載の短パルスレーダの制御方法。

[19] 前記所定の制御を行うステップは、
前記送信部が前記短パルス波を前記空間に放射してから次の短パルス波を前記
空間に放射するまでの期間内に、前記送信部への電源供給を停止させるステップを
備えていることを特徴とする請求項12に記載の短パルスレーダの制御方法。

[20] 前記所定の制御を行うステップは、
前記送信部が前記短パルス波を前記空間に放射してから次の短パルス波を前記
空間に放射するまでの期間内で、且つ、前記空間に放射された短パルス波について
の反射波の信号が前記受信部によって受信されるまでの期間を除く期間に、前記受
信部への電源供給を停止させるステップを備えていることを特徴とする請求項12に
記載の短パルスレーダの制御方法。

[21] 前記受信部として、前記反射波をそれぞれ受信するために互いに所定の距離を有
して離間させた状態で設けられている第1及び第2の受信アンテナを各別に有する
第1及び第2の受信部が設けられており、
前記解析処理を行うステップは、
前記第1及び第2の受信部からの出力信号に基づいて、前記空間に存在する物体
の方向を解析するステップを備えていることを特徴とする請求項12に記載の短パル
スレーダの制御方法。

[22] 前記線形乗算信号を出力するステップにおいて、前記線形乗算器として用いられ
る前記ギルバートミキサは、
それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有す
る第1及び第2のトランジスタを備え、前記第1及び第2のトランジスタの前記エミッタ
共通電流通路が定電流源に接続されている第1の差動増幅器と、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第3及び第4のトランジスタを備え、前記第1の差動増幅器の第1のトランジスタのコレクタ出力端に前記第3及び第4のトランジスタの前記エミッタ共通電流通路が接続されている第2の差動増幅器と、

それぞれ、各ベース入力端と各コレクタ出力端及びエミッタ共通電流通路とを有する第5及び第6のトランジスタを備え、前記第5のトランジスタのベース入力端が前記第2の差動増幅器の前記第4のトランジスタのベース入力端と共に接続されると共に、前記第1の差動増幅器の前記第2のトランジスタのコレクタ出力端に前記第5及び第6のトランジスタの前記エミッタ共通電流通路が接続されている第3の差動増幅器と、

それぞれ、前記第2の差動増幅器の前記第3のトランジスタのコレクタ出力端と前記第3の差動増幅器の前記第5のトランジスタのコレクタ出力端とに共通に接続されている第1の負荷抵抗及び第1の出力端と、

それぞれ、前記第2の差動増幅器の前記第4のトランジスタのコレクタ出力端と前記第3の差動増幅器の前記第6のトランジスタのコレクタ出力端とに共通に接続されている第2の負荷抵抗及び第2の出力端と、

前記分岐回路によって同相分岐された前記第1の信号を伝達する第1の一組の線路とアースラインとの間に、それぞれ、直列に接続された第1及び第2のコイルと第1の抵抗とからなる第1のローパスフィルタ及び第3及び第4のコイルと第2の抵抗とからなる第2のローパスフィルタと、

前記分岐回路によって同相分岐された前記第2の信号を伝達する第2の一組の線路とアースラインとの間に、それぞれ、直列に接続された第5及び第6のコイルと第3の抵抗とからなる第3のローパスフィルタ及び第7及び第8のコイルと第4の抵抗とからなる第4のローパスフィルタと、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第7及び第8のトランジスタを備え、前記第1及び第2のローパスフィルタの各出力端としての前記第1及び第2のコイル及び前記第3及び第4のコイルの各接続中点に前記第7及び第8のトランジスタの各ベース入力端が接続される第1及び第2のエミッタフォロワ回路と、

それぞれ、各ベース入力端と各エミッタ出力端とを有する第9及び第10のトランジスタを備え、前記第3及び第4のローパスフィルタの各出力端としての前記第5及び第6のコイル及び前記第7及び第8のコイルの各接続中点に前記第9及び第10のトランジスタの各ベース入力端が接続される第3及び第4のエミッタフォロワ回路と、

それぞれ、前記第2の差動増幅器の前記第3のトランジスタ及び前記第3の差動増幅器の第5のトランジスタとの共通コレクタ出力端と、前記第1の負荷抵抗との間に接続される第9のコイル及び前記第1の出力端との間に接続される第10のコイルと前記第1の負荷抵抗とにより構成される第5のローパスフィルタと、

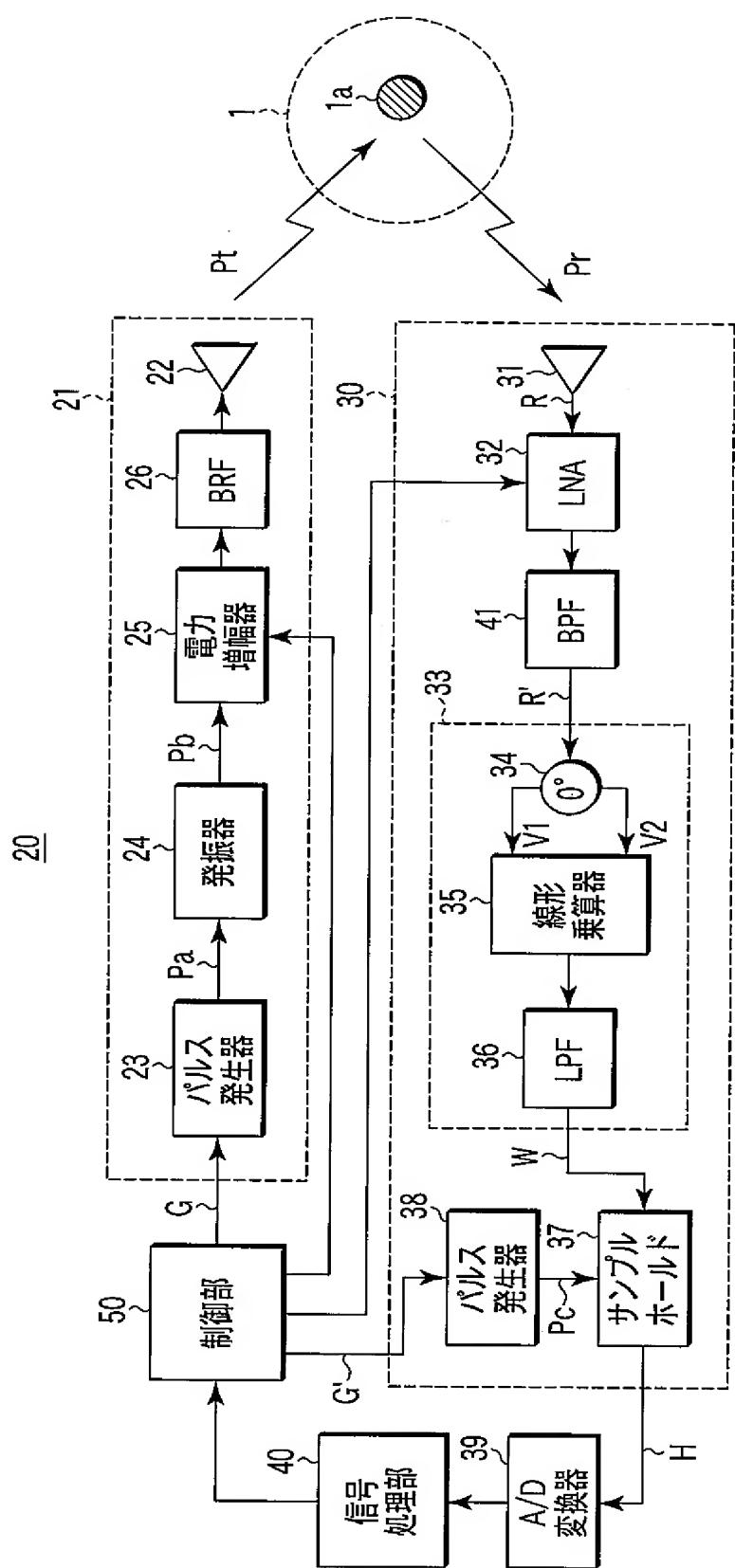
それぞれ、前記第2の差動増幅器の前記第4のトランジスタ及び前記第3の差動増幅器の第6のトランジスタとの共通コレクタ出力端と、前記第2の負荷抵抗との間に接続される第11のコイル及び前記第2の出力端との間に接続される第12のコイルと前記第2の負荷抵抗とにより構成される第6のローパスフィルタとを具備し、

前記第1の差動増幅器の前記第1及び第2のトランジスタの各ベース入力端が、それぞれ、前記第1及び第2のエミッタフォロワ回路の各出力端に接続されていることにより、前記分岐回路によって同相分岐された前記第1の信号が前記第1の差動増幅器に入力されると共に、

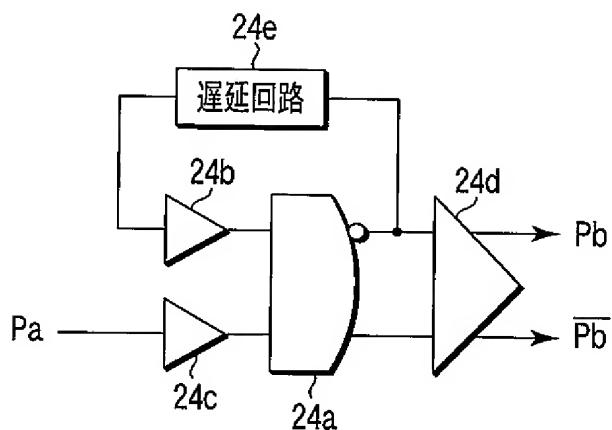
前記第2の差動増幅器の前記第3のトランジスタ及び前記第3の差動増幅器の前記第6のトランジスタの各ベース入力端が、それぞれ、前記第3及び第4のエミッタフォロワ回路の各出力端に接続されていることにより、前記分岐回路によって同相分岐された前記第2の信号が前記第2及び第3の差動増幅器に入力されることにより、

前記第1及び第2の出力端の少なくとも一方から前記第1及び第2の信号の線形乗算出力を導出可能となされていることを特徴とする請求項12に記載の短パルスレーダの制御方法。

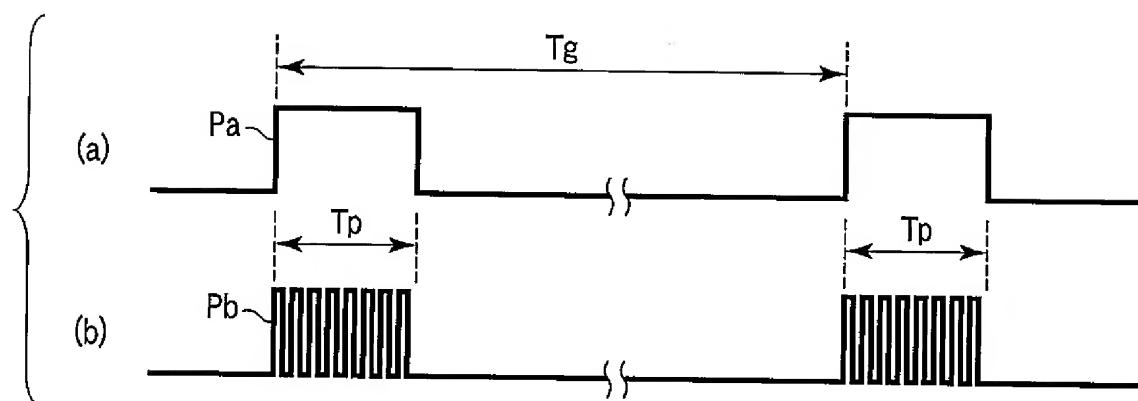
[図1]



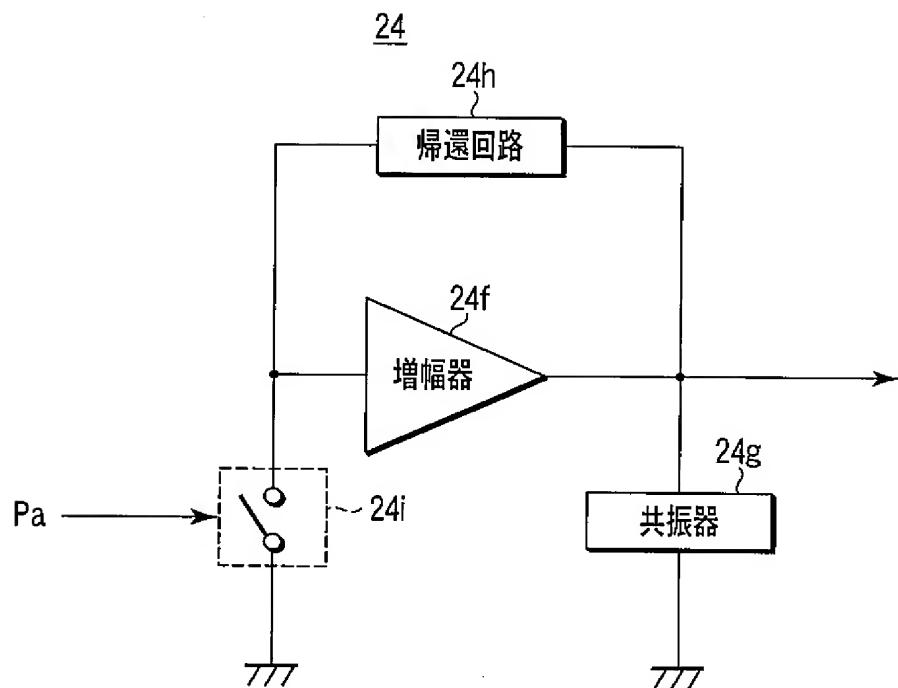
[図2]



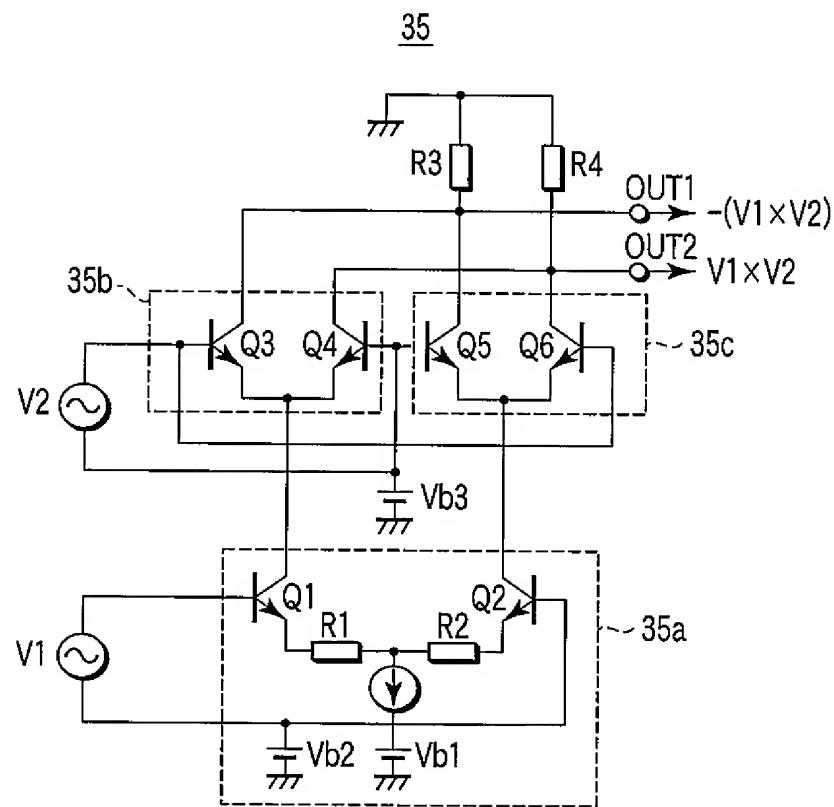
[図3]



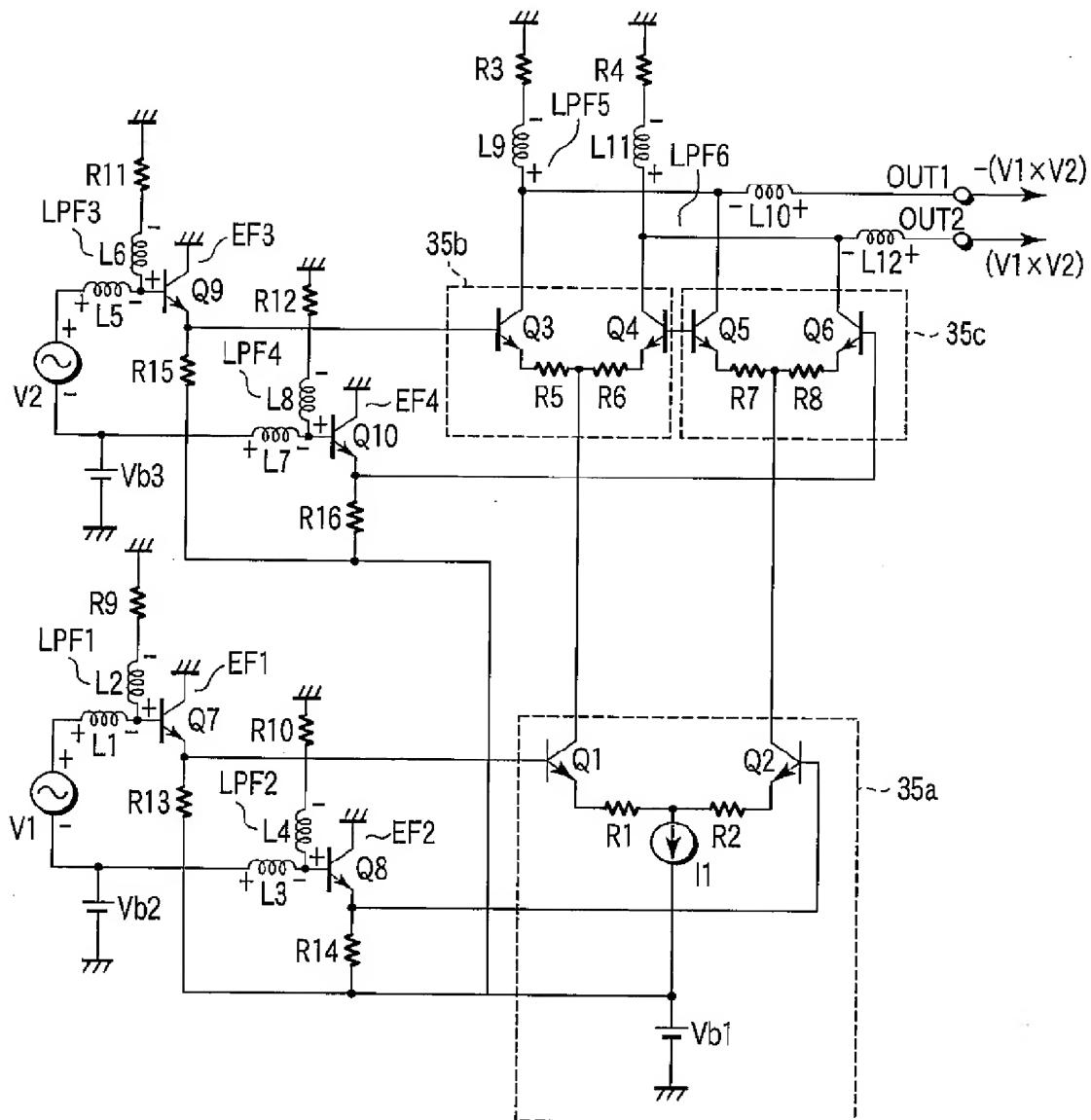
[図4]



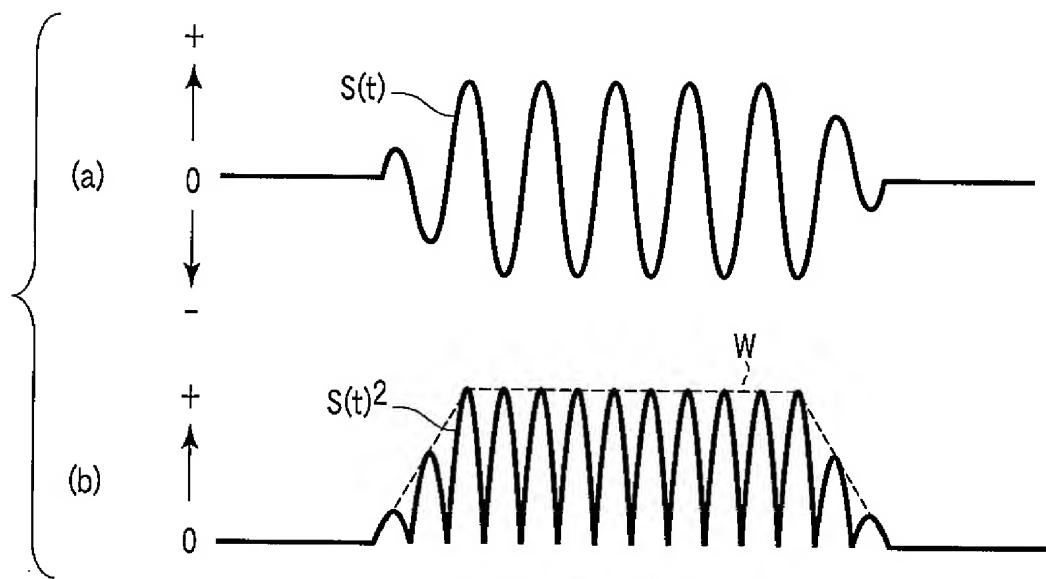
[図5A]



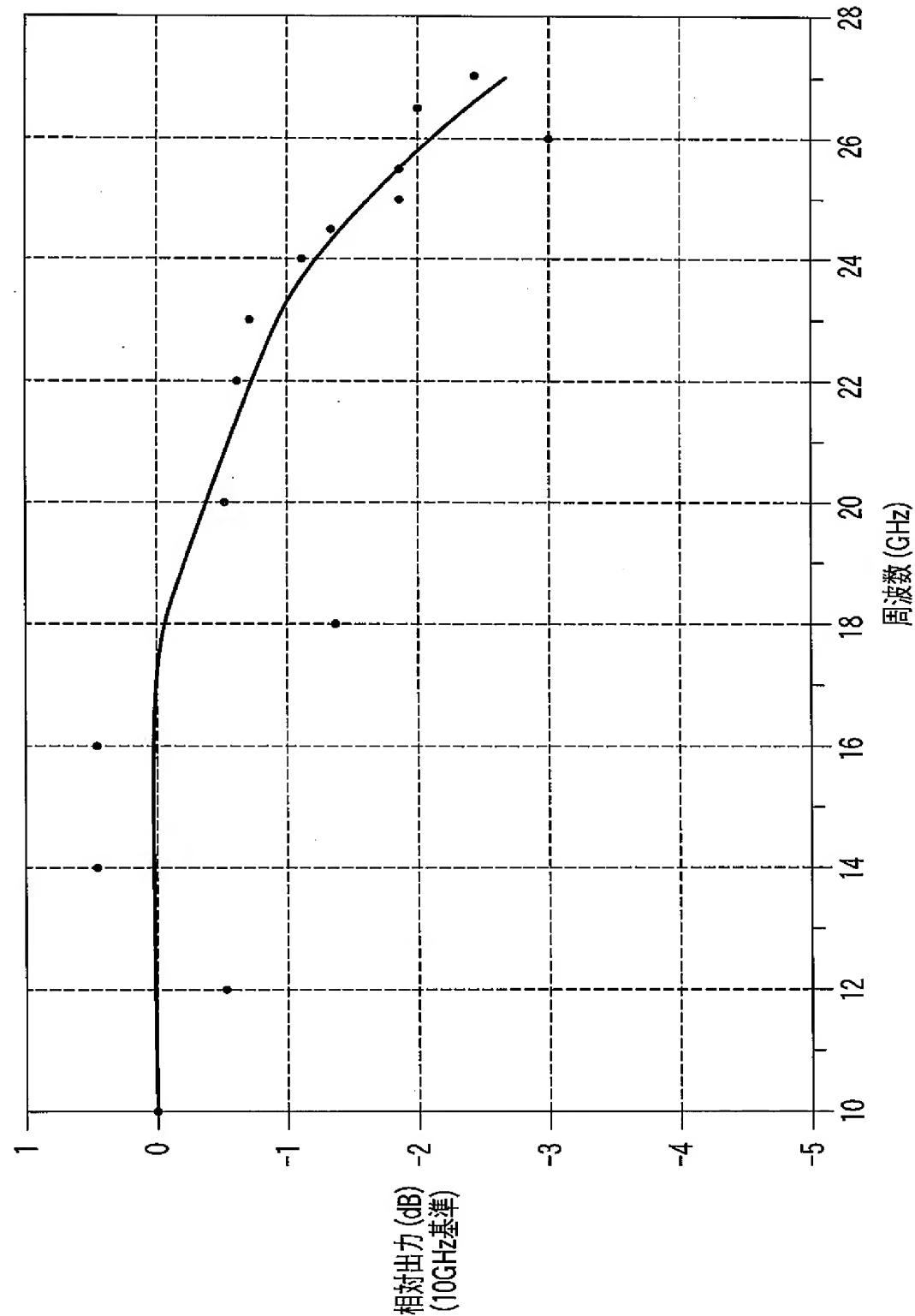
[図5B]



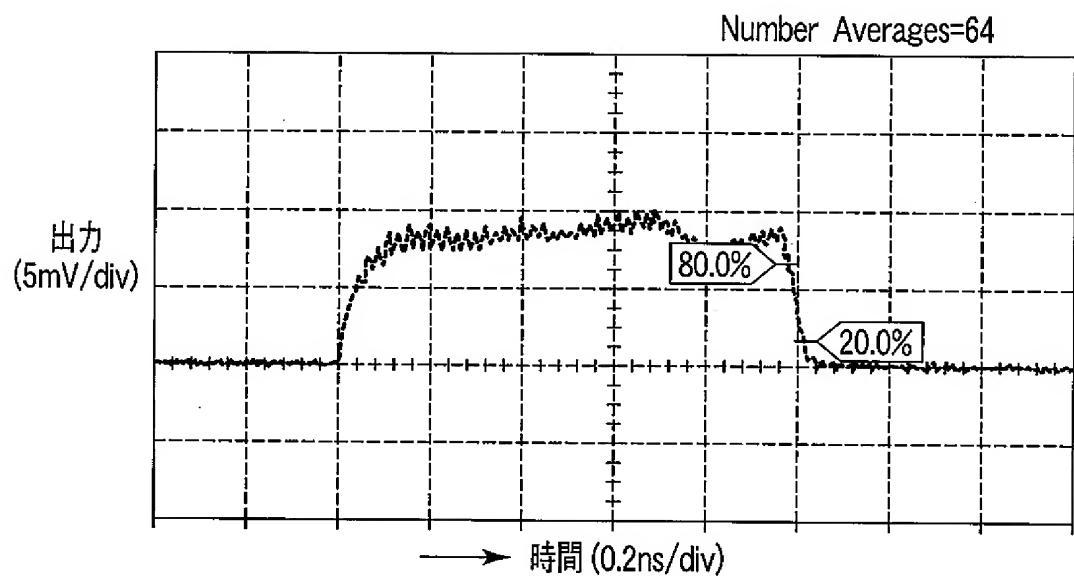
[図6]



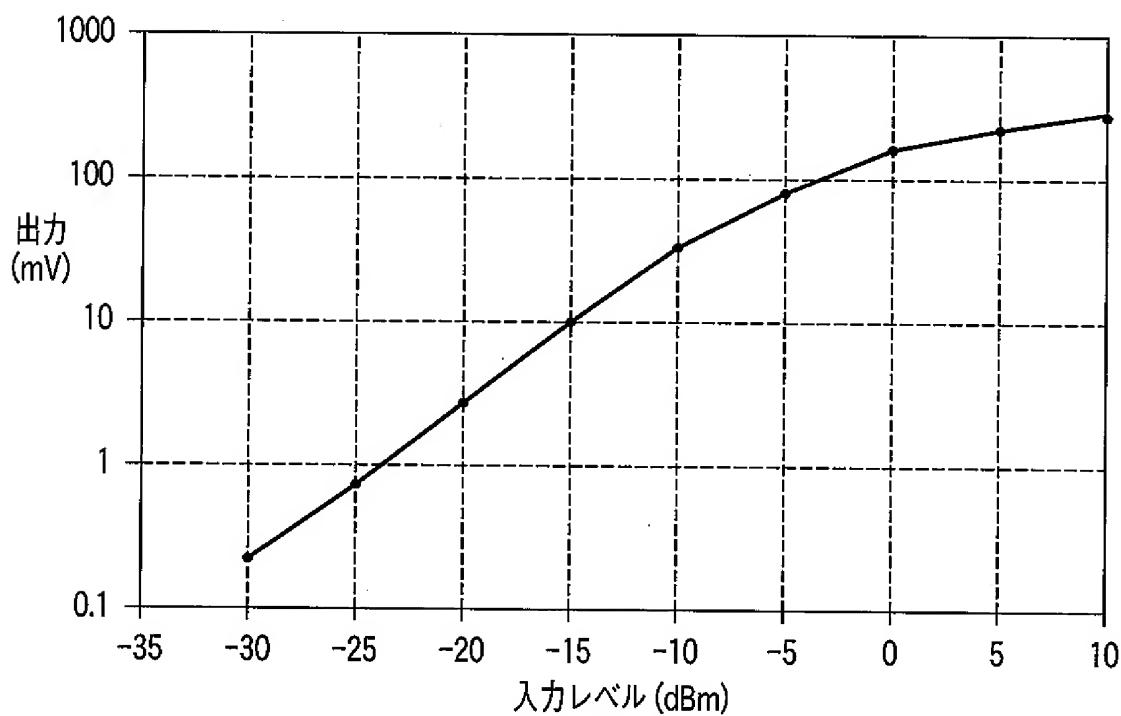
[図7]



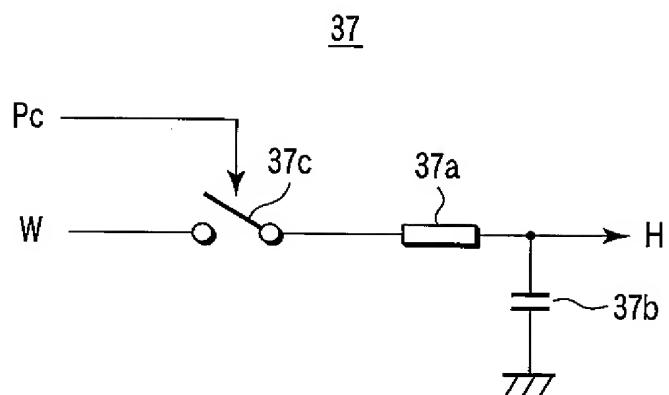
[図8]



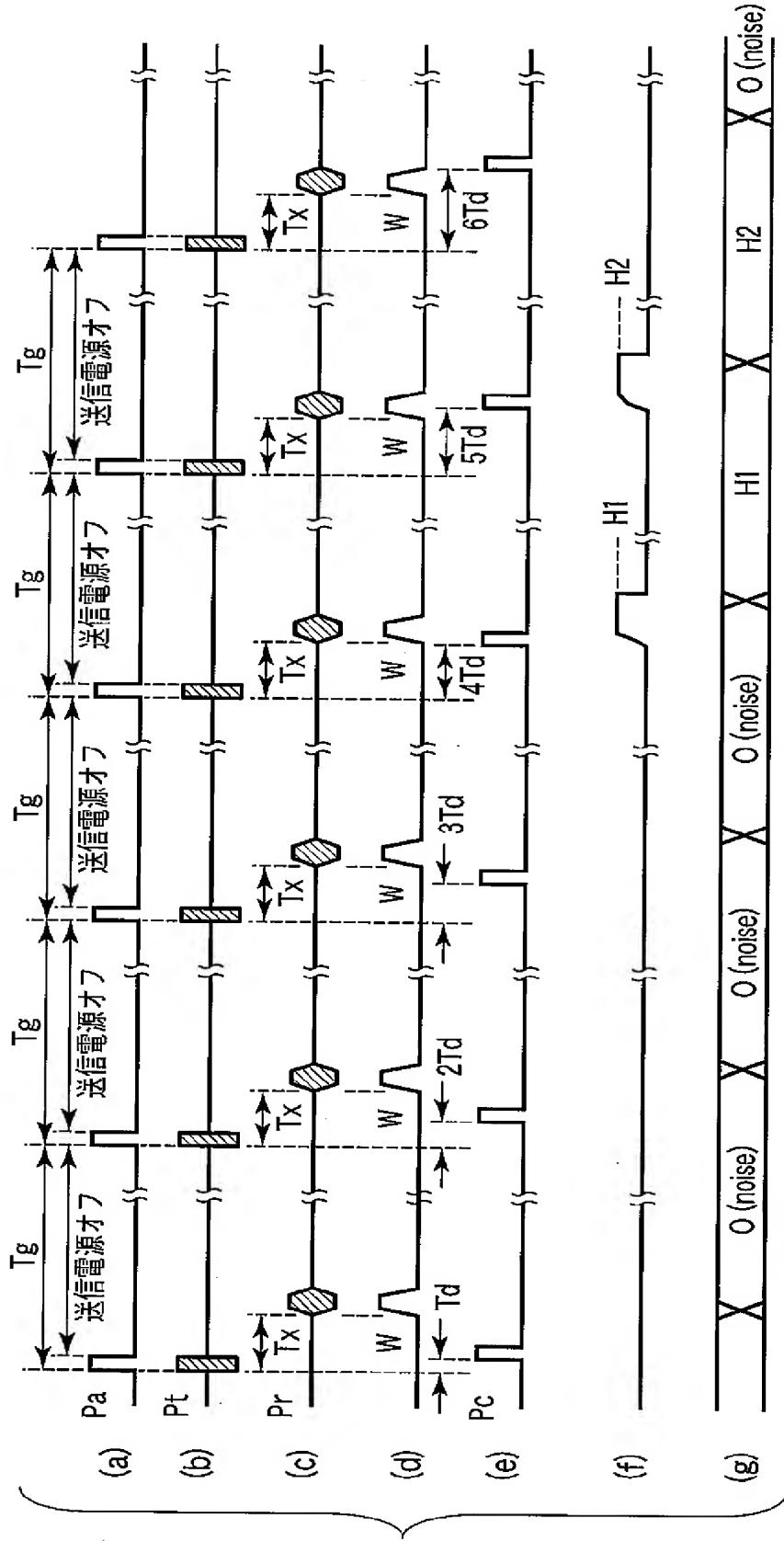
[図9]



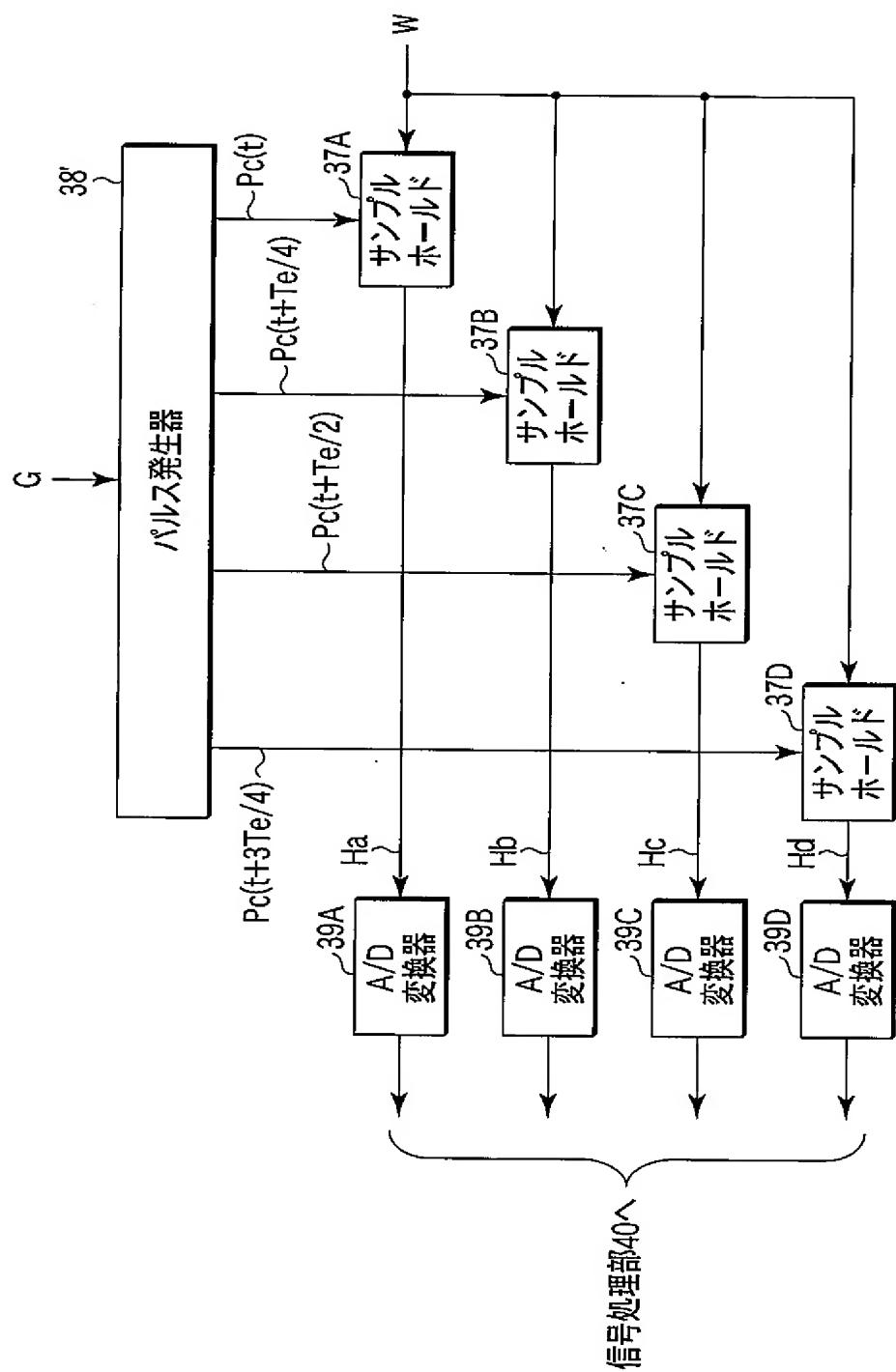
[図10]



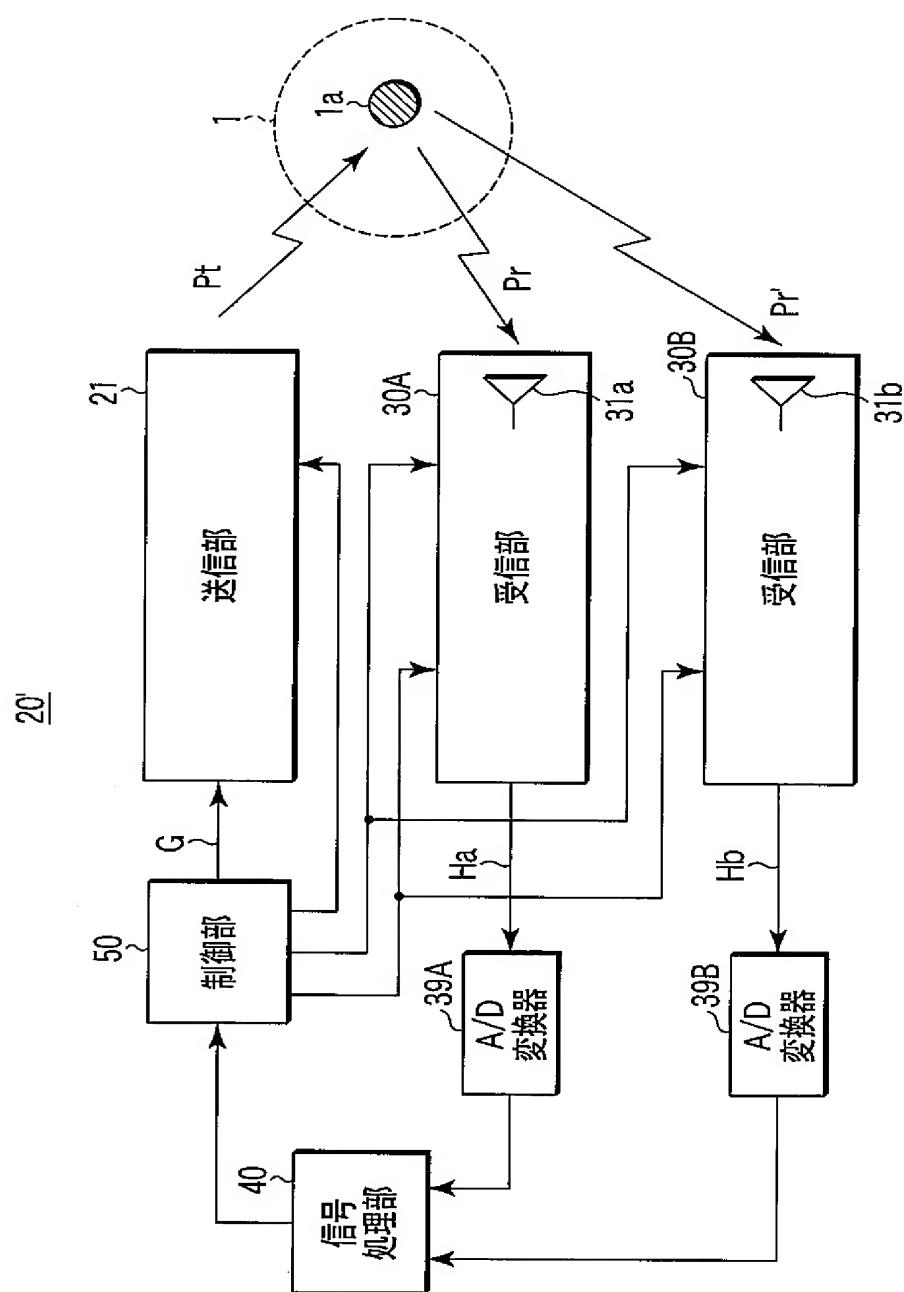
[図11]



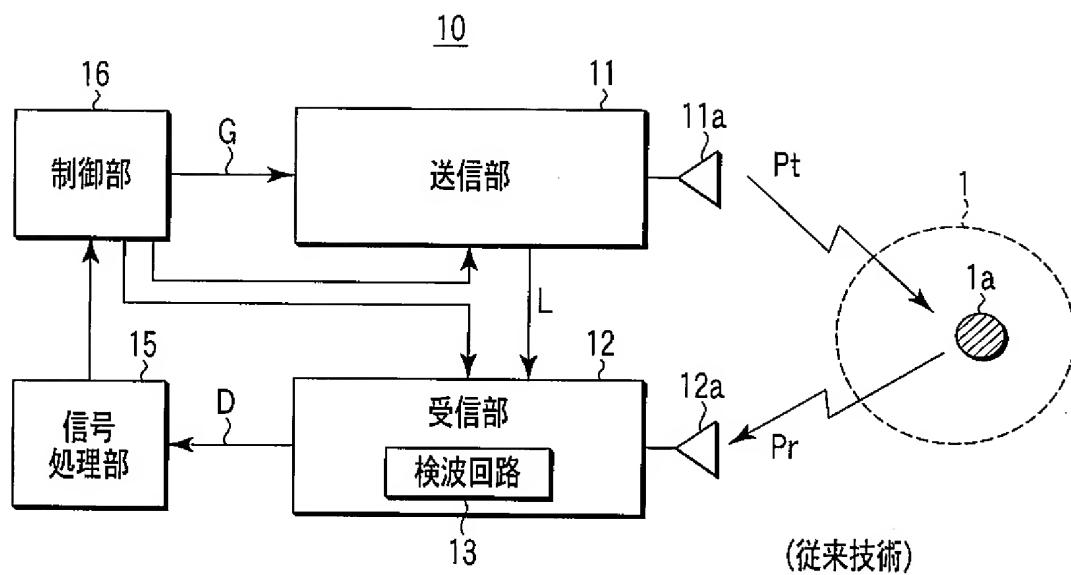
[図12]



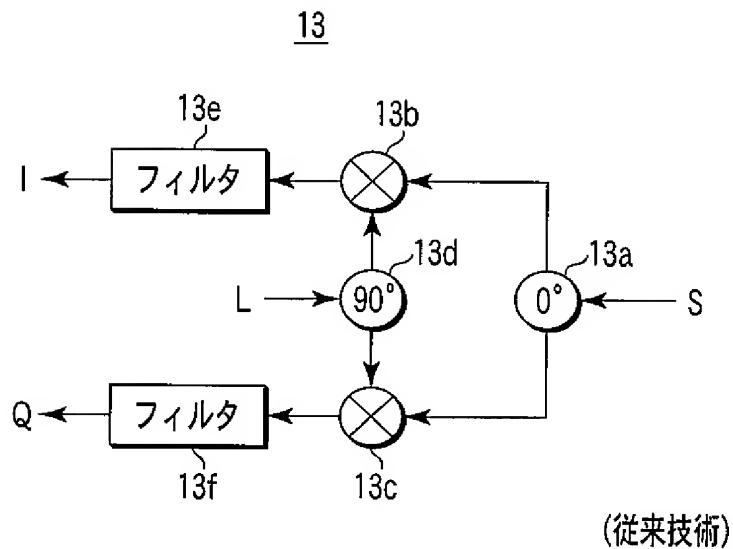
[図13]



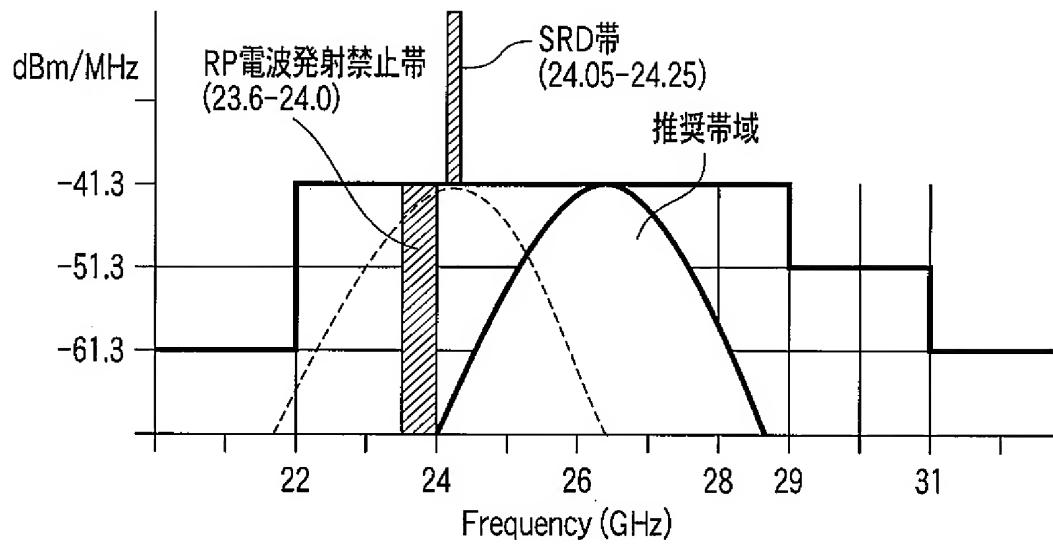
[図14]



[図15]



[図16]



(従来技術)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/018661

A. CLASSIFICATION OF SUBJECT MATTER

G01S7/292 (2006.01), *G01S13/10* (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01S7/292 (2006.01), *G01S13/10* (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Ian GRESHAM and Alan JENKINS 'A low-noise broadband SiGe mixer for 24GHz ultra-wideband automotive applications', Radio and Wireless Conference, 2003. RAWCON '03. Proceedings 10-13 August 2003, pages 361 to 364.	1-22
A	JP 2003-194923 A (Mitsubishi Electric Corp.), 09 July, 2003 (09.07.03), Full text (Family: none)	3-5
A	JP 2003-222670 A (Mitsubishi Electric Corp.), 08 August, 2003 (08.08.03), Full text (Family: none)	1-22

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31 October, 2005 (31.10.05)

Date of mailing of the international search report
15 November, 2005 (15.11.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl.⁷ G01S7/292 (2006.01), G01S13/10 (2006.01)

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl.⁷ G01S7/292 (2006.01), G01S13/10 (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

IEEE

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	Ian GRESHAM and Alan JENKINS 'A low-noise broadband SiGe mixer for 24GHz ultra-wideband automotive applications' Radio and Wireless Conference, 2003. RAWCON '03. Proceedings 10-13 Aug. 2003 Page(s):361 - 364.	1-22
A	J P 2003-194923 A (三菱電機株式会社) 2003. 07. 09, 全文(ファミリーなし)	3-5
A	J P 2003-222670 A (三菱電機株式会社) 2003. 08. 08, 全文(ファミリーなし)	1-22

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

31. 10. 2005

国際調査報告の発送日

15. 11. 2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

宮川 哲伸

2 S 3710

電話番号 03-3581-1101 内線 3258